

CMOS回路の電気的特性

VLSIセンター 藤野 毅

1

- 抵抗 R と負荷容量 C の積 RC を**時定数**という
- 出力は以下の式で表され、出力が電源電圧の10%になるまでに、 **$2.3RC$** 時間が必要である。
- 上記の時間を立ち下り(fall)時間 t_f と規定する

$$V_{out} = V_{dd} \cdot e^{-\frac{t}{CR}}$$

$$t_f = 2.3RC$$

$$0.1 = e^{-\frac{t_f}{CR}}$$

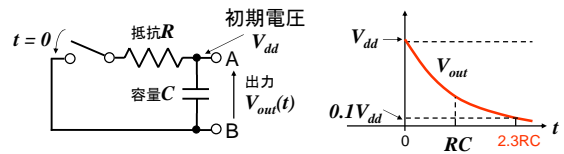


図5.1 簡単な電気回路における過渡特性

2

- インバータが信号を伝播するときには、次段のトランジスタのゲート電荷を**放電/充電**しなければならない。

- NMOSTランジスタAのソースドレイン間抵抗 $\Rightarrow R$ (抵抗)
- トランジスタC,Dのゲート容量の和 $\Rightarrow C_L$ (容量)

$$C_L = (L_n \cdot W_n + L_p \cdot W_p) \cdot C_{ox} + C_{L0}$$

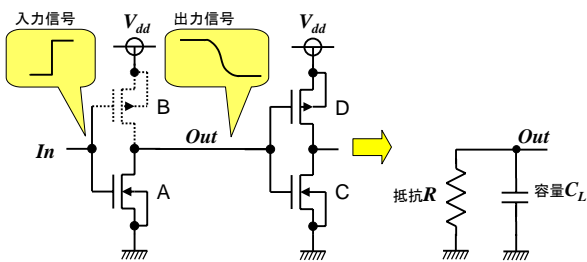


図5.2 インバータ回路の立ち下がり時間

3

- 立ち下がり時間を例にとるとNMOS Trは

- $V_{ds} > V_{gs} - V_{thn}$: **飽和領域**で動作
- $V_{ds} < V_{gs} - V_{thn}$: **線形領域**で動作

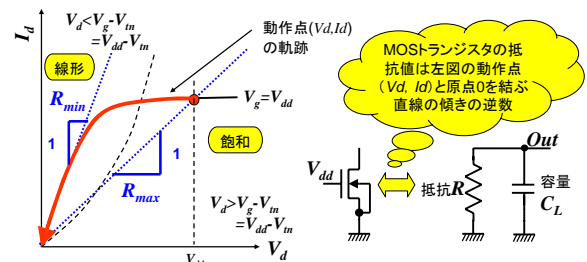
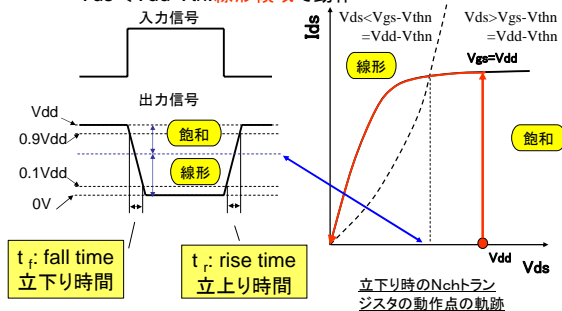


図5.3 NMOSTランジスタの抵抗近似

4

- 立ち下がり時間を例にとるとNMOS Trは

- $V_{ds} > V_{gs} - V_{thn}$: **飽和領域**で動作
- $V_{ds} < V_{gs} - V_{thn}$: **線形領域**で動作



波形の立ち上り/立ち下り時間(1)

5

- 出力が $V_{dd} \Rightarrow 0.1V_{dd}$:

立ち下がり時間(t_f) \Rightarrow NMOS Tr依存 $t_f \approx 4 \frac{C_L}{\beta_n \cdot V_{dd}}$

- 出力が $0 \Rightarrow 0.9V_{dd}$:

立ち上がり時間(t_r) \Rightarrow PMOS Tr依存 $t_r \approx 4 \frac{C_L}{\beta_p \cdot V_{dd}}$

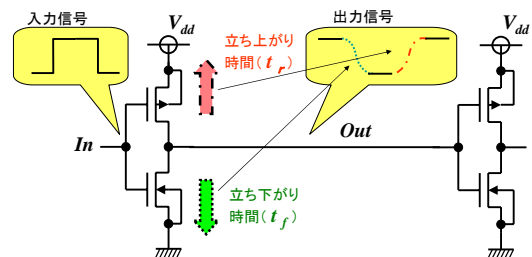
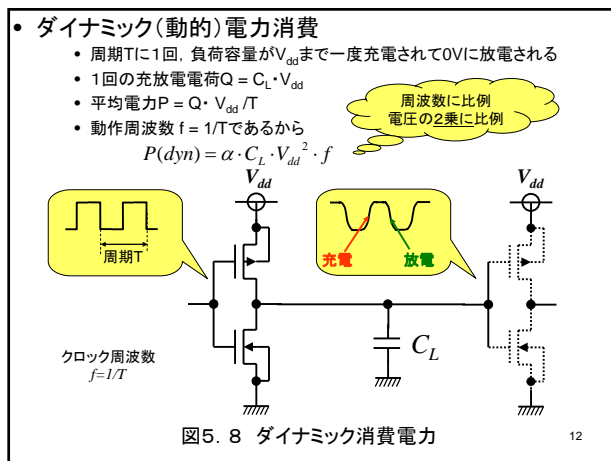
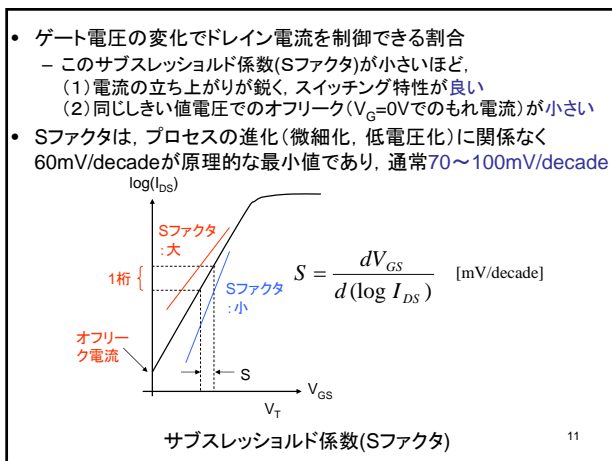
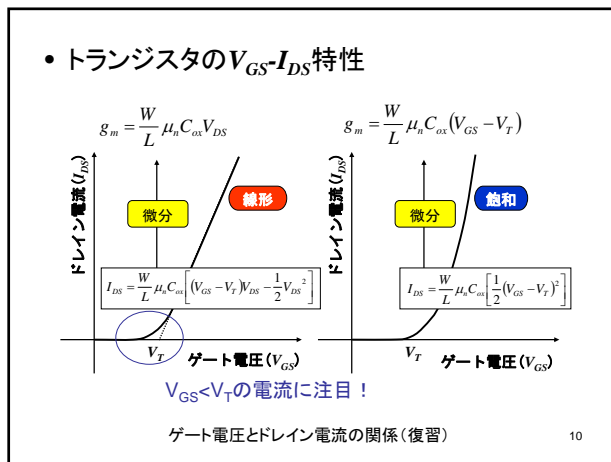
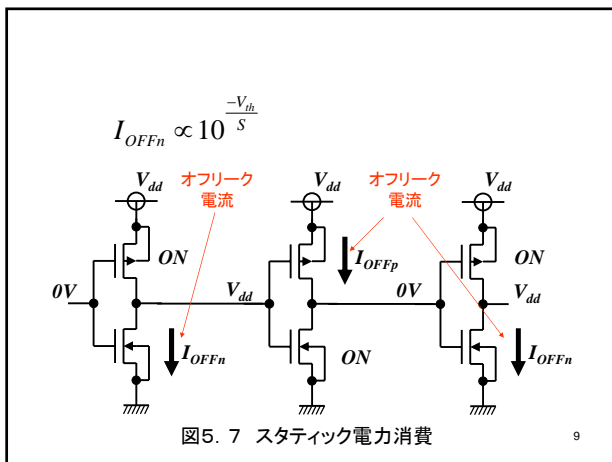
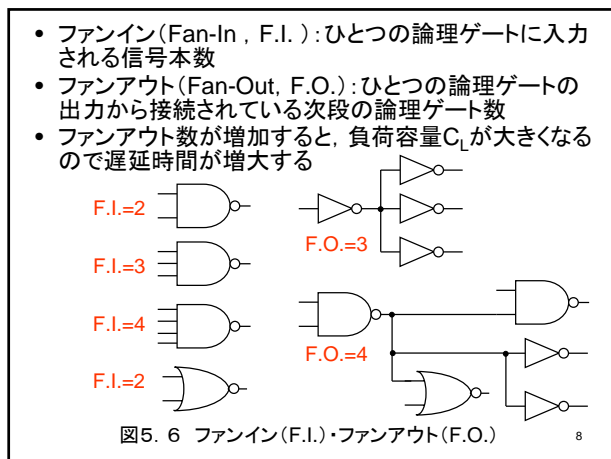
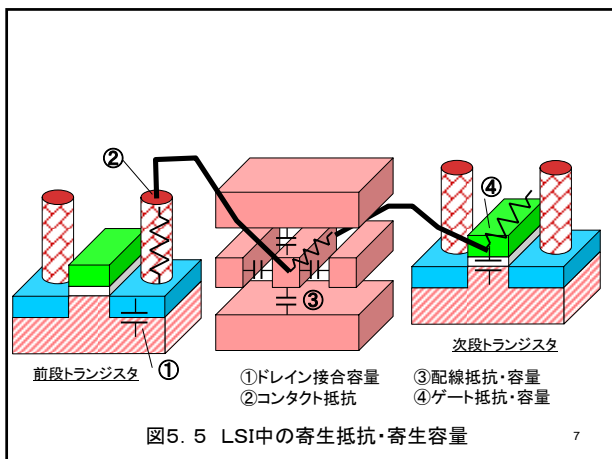
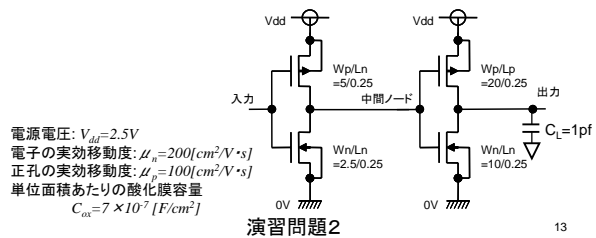


図5.4 インバータ回路の立ち上がり/立ち下り時間

6



- 下図に示す2段のインバータが存在する
 - 中間/出力ノードの立上り・立下り時間をもとめよ
 - 入力に100MHzの方形波を入力したときの動作電力をもとめよ



演習問題2