（報道発表資料）

2026.10.16
NTT 株式会社
立命館大学

分散型量子コンピュータの設計指針となる新計算法を開発

～光量子方式を含む大規模化に向け、数学の力で量子もつれの潜在能力を見える化～

発表のポイント：

◆ 量子コンピュータの大規模化には、複数の量子チップ※1 を量子もつれ※2 でつなぎ、連携させる技術が重要です。一方で、チップ間の処理に使う量子もつれはノイズで質が低下し、量子操作※3 が失敗しやすくなります。そのため、ノイズを含む量子もつれを使った場合に、量子操作をどこまで高い確率で成功させられるかを評価することが課題でした。

◆ 本研究では、量子操作の実現方法を代数幾何※4 に基づいて分類し、効率的に探索することで、量子操作の成功確率をどこまで高められるかを従来法よりも 10 倍以上高精度かつ 100 倍以上高速に計算することに成功しました。

◆ 本手法は、光量子方式を含む多様な量子コンピュータの実現方式に加え、量子操作、チップ構成、ノイズタイプの違いにも対応でき、高性能な分散型量子コンピュータのチップ設計への活用が期待されます。

NTT 株式会社（本社：東京都千代田区、代表取締役社長：島田 明、以下「NTT」）は、立命館大学理工学部の大坂博幸教授との共同研究により、分散型量子コンピュータにおいて重要となる「チップ間量子操作」の成功確率限界を計算する手法を開発しました。分散型量子コンピュータでは、複数のチップをまたぐ処理に量子もつれを用いますが、実際の量子もつれにはノイズが含まれるため、量子操作が失敗する場合があります。本研究では、無数にある量子操作の実現方法を代数幾何に基づいて分類探索することで、成功確率の限界を計算します。これにより、従来法より 10 倍以上高精度に、100 倍以上高速な計算が可能となりました。本手法は、光量子方式を含む多様な量子コンピュータの実現方式に加え、量子操作、チップ構成、ノイズの種類に広く対応します。今後は、実デバイスの条件に基づく高品質な分散型量子コンピュータのチップ設計への活用をめざします。本成果は、Letters in Mathematical Physics に掲載されました。

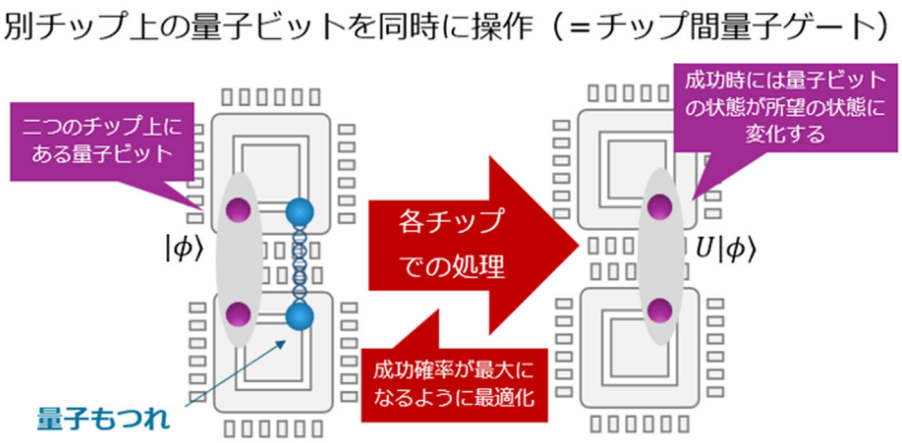

図1　分散型アーキテクチャによる量子計算の処理方法と課題

1. 背景

量子情報処理※5 は、これまでのコンピュータでは扱いにくい問題を解く技術として期待されています。創薬、材料開発、暗号、最適化など、幅広い分野での活用が見込まれており、次世代の情報処理基盤として研究開発が進められています。その実現には、より多くの量子ビット※6 を使える量子コンピュータを構築することが重要です。

一方で、代表的な量子チップでは、量子ビットの状態を保つために、回路素子全体を極低温まで冷やせる冷凍装置に格納する必要があります。そのため、1 つのチップに搭載できる量子ビット数には限りがあります。この制約を超えて実用的な規模の量子コンピュータを実現する方法として、複数のチップを連携させる分散型アーキテクチャ※7 が有望視されています。

分散型アーキテクチャで量子計算を行うには、別々のチップ上にある量子ビットを同時に操作する必要があります。この操作はチップ間量子ゲート※8 と呼ばれ、チップ間で共有した量子もつれを使って実行します。しかし、量子もつれはノイズの影響で質が低下しやすく、その場合、チップ間量子ゲートの成功確率が下がります。成功確率が下がると、量子計算全体の精度低下につながります。また、高品質な量子もつれを用意するには、多くの量子ビットを使う必要があり、計算資源の面で大きなコストがかかります。そのため、量子もつれの質をどこまで高める必要があるのか、また、その質の量子もつれでチップ間量子ゲートをどの程度の確率で成功させられるのかを知ることが重要です（図 1）。

しかし従来は、この関係を計算することが難しいという課題がありました。幅広いチップ構成やノイズの条件に対応できる手法は計算時間が長く、一方で、短時間で計算できる手法は、対象となる問題ごとに再設計する必要がありました。そこで、分散型アーキテクチャの設計に必要な基礎情報として、「量子もつれの質」と「量子ゲートの実現成功確率」の関係、すなわち限界曲線※9 を効率よく明らかにすることが求められています。

2. 研究の成果

従来は、成功確率の限界を調べるために長い計算時間が必要となる場合や、対象とする量子ゲートごとに個別の工夫が必要となる場合がありました。本成果により、さまざまな量子ゲート、チップ

構成、ノイズの条件に対して、成功確率の限界を従来法より 100 倍以上高速かつ高精度に絞り込むことが可能になりました（図 2 左）。

また、本研究では、チップをまたぐ幅広い量子操作について、成功確率を 100%にするためには最高品質の量子もつれが必要であることを理論的に示しました。これまでは一部の量子ゲートで同様の結果が知られていましたが、本研究ではその考え方を、量子ゲートや測定を含むより広い量子操作に拡張しました（図 2 右）。これは、個別の計算例にとどまらず、チップ間量子ゲートの性能限界を統一的に理解するための基礎となる成果です。

本成果は、分散型量子コンピュータにおけるチップ設計や接続方式の検討に役立つ基礎情報を与えるものです。今後、実デバイスの条件を反映して成功確率の限界を計算することで、量子もつれを効率よく活用できるチップ構成の設計につながることが期待されます。

さらに、本成果は分散型量子コンピュータに限らず、光量子コンピュータ※10 において、量子もつれを測定しながら計算を進めるモデルの性能限界を調べる手法としての応用も見込まれます。加えて、代数幾何の対象を最適化計算に活用する新しい方向性を示しており、数学と量子情報処理の両分野への波及が期待されます。

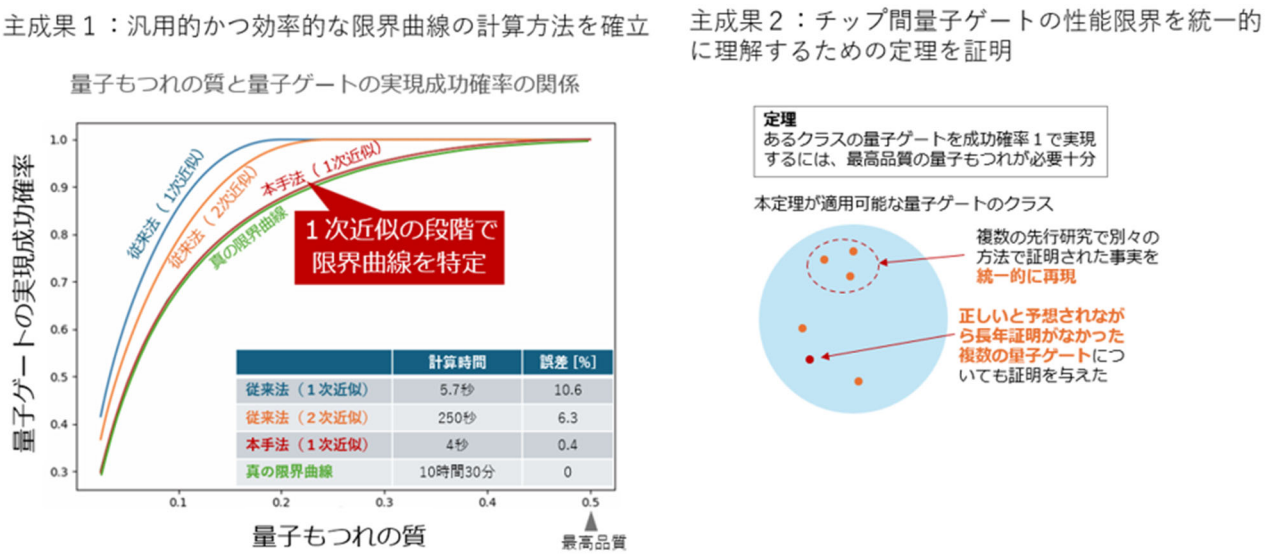

図 2　本研究の主な成果

3. 技術のポイント

(1)代数幾何に基づく探索空間の分解

本研究では、代数幾何の考え方を用いて、チップ間量子ゲートの実現方法を数学的に整理し、計算しやすい小さな問題へ分解しました。分散型量子コンピュータでは、実行したい量子ゲート、チップ構成、ノイズの条件に応じて、各チップで可能な処理の範囲を数学的に記述し、その中から量子操作の成功確率を最も高める方法を探す必要があります。これまで、この数学的な記述は知られていましたが、処理の組み合わせが非常に多く、そのままでは最適な方法を見つけることが困難でした。そこで本研究では、候補となる処理全体を「探索空間※11」として表し、これを小さな要素に分解することで、複雑な問題を扱いやすい形に整理しました（図 3 左）。

(2)分解後の各要素を個別に探索

分解した各要素を個別に調べることで、成功確率の限界を効率よく計算しました。従来法では探索空間全体をまとめて近似して探索していたため、計算に時間がかかる場合がありました。本技術では、分解後の各要素に対して段階的に近似精度を高めて探索を行うことで、従来法より高速かつ高精度に限界曲線の存在範囲を絞り込むことに成功しました(図 3 中)。

この二つの技術により、問題ごとに計算方法を作り直す必要を減らし、さまざまな量子ゲート、チップ構成、ノイズの種類に対応できる計算手法を開発しました。これにより、分散型量子コンピュータのチップ設計に必要な基礎情報を、効率よく得ることができます(図 3 右)。

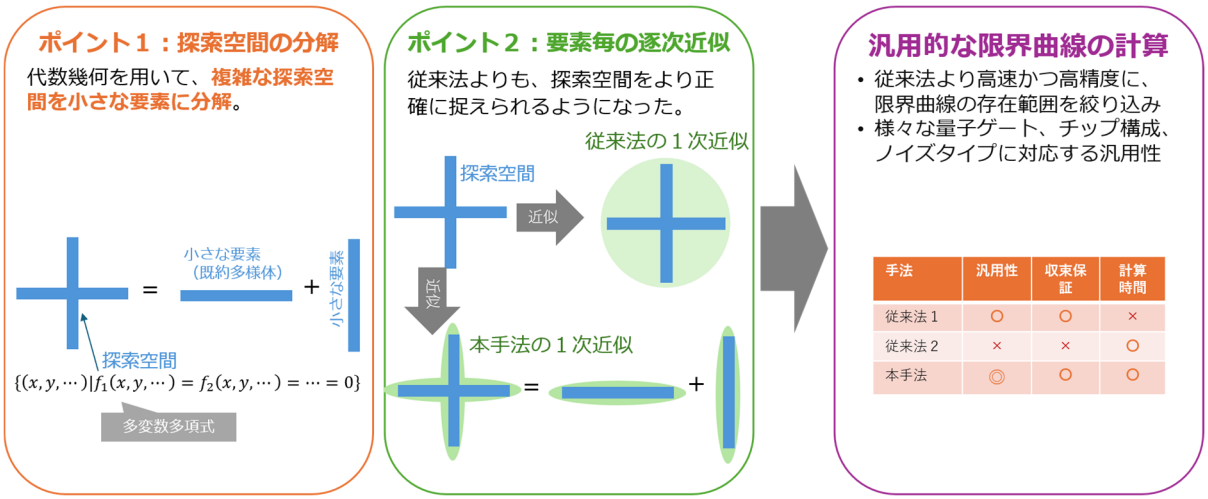

図 3　技術のポイントおよび従来法との比較

4. 研究における役割

・NTT

本研究の全体統括を担いました。分散型量子コンピュータにおけるチップ間処理の成功確率限界を計算するための理論を構築し、その理論を計算機で実行するプログラムを作成しました。また、得られた計算結果を整理・分析し、本手法の有効性を確認しました。

・立命館大学　大坂博幸教授

本研究の数理的な基盤づくりを支援しました。特に、代数幾何などの数学的知見に基づき、提案手法の理論的な正しさを確認し、研究全体の数学的厳密性を補強しました。

5. 今後の展開

今後は、本研究で得られた理論上の最適な手順を、実際の量子デバイスで検証することをめざします。これにより、ノイズを含む量子もつれを使った場合に、チップ間の処理をどの程度高い成功確率で実行できるのかを、実験面からも確認していきます。

また、本技術を活用することで、目標とする計算性能に対して必要な量子もつれの品質や、適切なチップ構成・接続方式を事前に見積もることが可能になります。これにより、限られた量子もつれを無駄なく活用し、チップ間処理の失敗や再試行を減らすことで、量子計算全体の信頼性と実行効率の向上につながることが期待されます。さらに将来的には、光量子コンピュータで生成される光の

量子もつれについても、その品質が計算性能に与える影響を評価し、大規模化に向けた設計指針として活用できる可能性があります。

6. 論文情報

雑誌名：Letters in Mathematical Physics
題　名：Optimizing entanglement manipulation via algebraic-geometric decompositions and semi-definite programming hierarchies
著者名：Seiseki Akibue, Jisho Miyazaki & Hiroyuki Osaka
DOI：10.1007/s11005-026-02138-9
URL：https://link.springer.com/article/10.1007/s11005-026-02138-9

本研究への支援

本研究は国立研究開発法人科学技術振興機構ムーンショット型研究開発事業　ムーンショット目標6「2050　年までに、経済・産業・安全保障を飛躍的に発展させる誤り耐性型汎用量子コンピュータを実現」（プログラムディレクター：北川　勝浩　大阪大学　大学院基礎工学研究科　教授）研究開発プロジェクト「誤り耐性型量子コンピュータにおける理論・ソフトウェアの研究開発（JSTJPMJMS256E）」（プロジェクトマネージャー（PM）：小芦　雅斗　東京大学　大学院工学系研究科　教授）による支援を一部受けて行われました。

【用語解説】

※1　量子チップ：電子や光子などのミクロな粒子を量子ビットとして制御できるよう、基板上の回路として作り込んだ量子コンピュータの最重要部品です。代表例として、超伝導回路、半導体量子ドット、光量子回路などがあります。

※2　量子もつれ：離れた量子ビット同士が強い相関を持つ、量子力学特有の性質です。別々のチップ上にある量子ビットを連携して操作するための重要なリソースとなります。

※3　量子操作：量子ビットの状態を変化させる処理のことです。量子コンピュータでは、量子ビットに対して量子ゲートや測定などの操作を行うことで計算を進めます。

※4　代数幾何：数式で表される図形や空間の性質を調べる数学分野です。

※5　量子情報処理：量子力学の性質を利用して情報を処理する技術です。代表例として、量子計算、量子通信、量子暗号、量子センシングなどへの応用が期待されており、実用化に向けた研究開発が進められています。

※6　量子ビット：量子コンピュータで情報を表す基本単位です。

※7　分散型アーキテクチャ：複数のチップをつないで、1 つの大きなコンピュータのように動かす構成です。

※8　チップ間量子ゲート：複数の量子チップにまたがる量子ビットを同時に操作する処理です。

※9　限界曲線：量子もつれの質に対して、達成できる量子ゲートの最大成功確率を示す関係です。

※10　光量子コンピュータ：光が持つ量子力学の性質を利用して計算を行うコンピュータです。光は通信やチップ間接続に利用しやすく、量子もつれを作って測定しながら計算を進めるモデルなどが研究されています。NTT でも実現に向けた研究開発を進めています。

※11　探索空間：計算で調べる候補全体のことです。

■本件に関する報道機関からのお問い合わせ先

NTT 株式会社
先端技術総合研究所
広報担当
問い合わせフォームへ

立命館大学
広報課
Email. r-koho@st.ritsumei.ac.jp