

VLSIセンターでは、最先端のVLSI設計に関する環境を設けて、民間企業との共同研究の推進、組み込みシステムやLSI技術を核とする国家プロジェクトへの参画、ベンチャー・中小企業へのLSI設計支援事業に取り組んでいます。*VLSI = Very Large Scale Integration (大規模集積回路)

事業内容

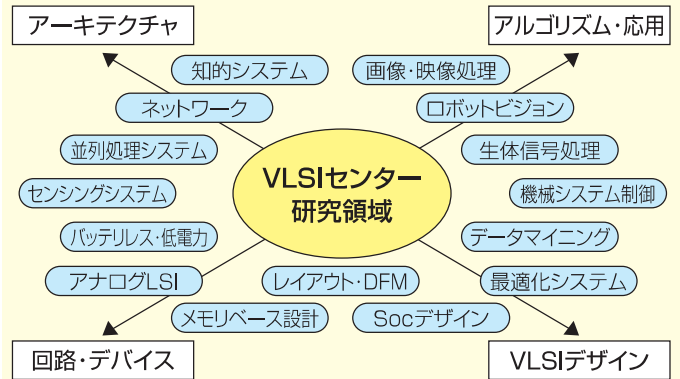
組み込みシステム及びVLSI分野での

- ①先端研究の推進
- ②ベンチャー・中小企業を対象とする設計支援
- ③社会が求める技術者の育成

主な研究環境

本施設は、ローム株式会社の支援に基づき、わが国における半導体産業の将来を担う新技術の開発と、大規模集積回路 (VLSI) 分野の研究の高度化を目的として設立されました。これと同時に文部科学省の「私立大学学術高度化推進事業ハイテク・リサーチ・センター整備事業」にも選定された、総面積6583m²の最新の研究装置・設備を持つ施設です。

推進する研究領域



VLSIセンターの活動の特徴

①研究高度化と、産学官連携による研究推進活動

民間企業との共同研究や、国家プロジェクトへの積極的参画を行っています。

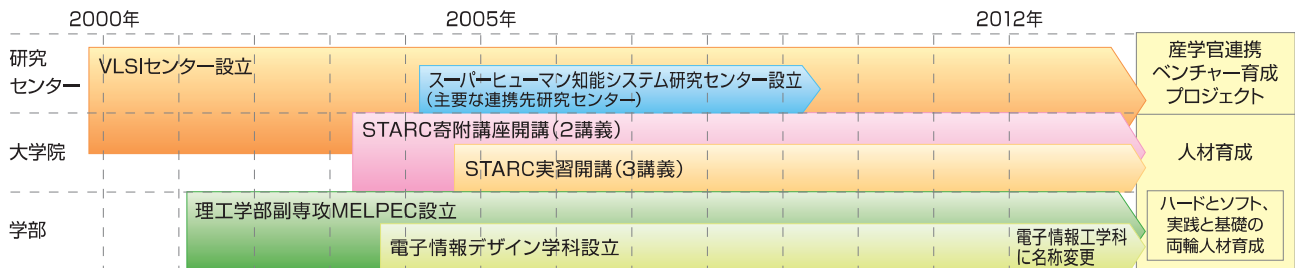
②人材育成

・大学院生の研究高度化と人材育成活動

⇒ (株) 半導体理工学研究センター(STARC)の寄附講座を2003年より開始し、毎年200名を超える講座修了者を輩出しています。(全国約50の大学の中でも最大規模) 講義では電子系に限らず、情報系・物理系・機械系など幅広い分野からの大学院生を受け入れ、実習ではその中から選抜で受け入れています。

・実践力を持った人材輩出のための活動

⇒大学発ベンチャーである (株) シンセシス、タクミビジョン (株) の2社と連携し、大学の持つシーズを世に送り出すとともに、学生に実践活動の場を提供し、現場で経験を積み責任感と社会性を持った人材の育成に貢献しています。



*STARCは、半導体設計技術の強化を目的とし、日本の主要半導体メーカーの出資で設立され、国内大学と半導体産業界との共同研究を推進しています。

センター長

小倉 武 (理工学部 電子情報工学科 教授)

主な研究拠点

立命館大学 (びわこ・くさつキャンパス) ローム記念館

お問合せ先

立命館大学 研究部 BKCRサーチオフィス

TEL: 077-561-2802 FAX: 077-561-2811 E-mail: liaisonb@st.ritsumeikan.ac.jp

*くわしくは、ホームページ <http://www.ritsumeikan.ac.jp/acd/re/vlsi/index-j.html> をご覧ください。

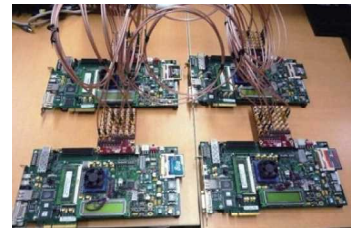


VLSIセンタープロジェクト紹介

I 低消費電力メニーコア用アーキテクチャとコンパイラ技術

独立行政法人新エネルギー・産業技術総合開発機構 (NEDO) からの受託により、九州大学、電気通信大学、(株)フィクスターズ、(株)トプシステムズと共同で、次世代のプロセッサ・アーキテクチャとコンパイラを開発しています。CPUコアを多数搭載し、用途に応じた並列処理を行うことで、高性能、低消費電力、低コストを実現します。(写真は4台のXilinx FPGAボードを用いたプロトタイプ)

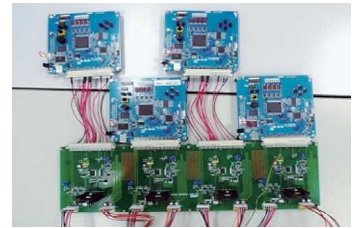
▶ 富山宏之教授: ht@fc.ritsumei.ac.jp



II 次世代電力網のための知的蓄電池制御方式の研究

低炭素社会実現のために注目を浴びている知的電力網システムの構築のための蓄電池の制御方法に関する研究を行っています。温度や劣化などのさまざまな特性を考慮した、残量推定、充電制御 (写真は試作した可変速充電器)、蓄電池シミュレーションに関する研究を行っています。現在までに、リチウムイオン蓄電池シミュレーションに関する有効な手法を提案しました。今後は、高精度な残量推定や劣化抑制型可変速充電システムの提案を行います。

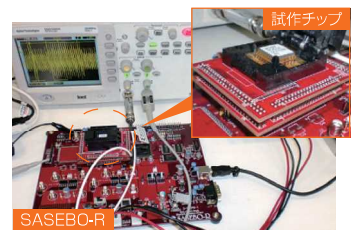
▶ 福井正博教授: mfukui@se.ritsumei.ac.jp



III 耐タンパディペンダブルVLSIシステムの研究

ICカードのように、LSIを利用して金銭情報や個人情報等を保管するシステムが社会基盤として広く普及しており、信頼性・安全性保証の重要性が非常に高まっています。LSI動作時の消費電力や漏洩電磁波の観測 (サイドチャネル攻撃) により、暗号鍵などの機密情報の窃取・不正コピーが可能です。本プロジェクトでは、このような攻撃に対する耐タンパ性を備えたLSIを設計する手法を確立することを目的としています。(写真は、サイドチャネル攻撃環境と耐タンパ暗号LSI試作チップ)

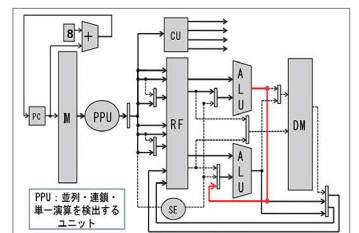
▶ 藤野毅教授: fujino@se.ritsumei.ac.jp



IV マルチALUプロセッサMAPの設計と検証

MAPは複数のALUが32個のレジスタを共有して、並列演算と連鎖演算が可能です。命令長は32ビットで、ユーザは逐次プログラムを記述し、並列性と連鎖性をハードウェアとアセンブラで検出します。ALU数を2, 4, 8と変更して、演算レベル並列処理の有効性を評価することが目標です。すでにアセンブラとシミュレータを開発し、現在、プロセッサの設計とFPGAボード上での検証を進めています。

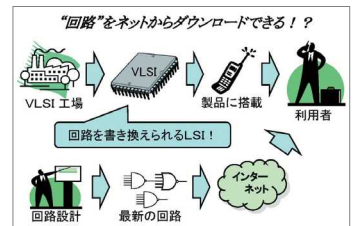
▶ 山崎勝弘教授: yamazaki@se.ritsumei.ac.jp



V 動的再構成システムの研究

ソフトウェアは書き換えて機能を変更できるプログラム、ハードウェアは高性能だが機能が固定された電子回路、研究テーマはそんな常識を超える、ソフトの利便性とハードの高性能を兼ね備えた“やわらかいハードウェア”です。これにより、例えば、放送規格が地域毎に異なっても回路を書き換えて受信できる、使い方に応じて回路が書き換わって進化していく、など、これまでない機器が実現できます。

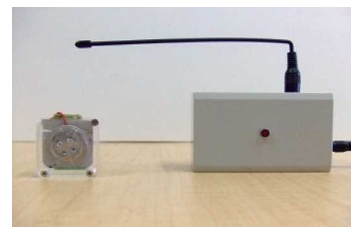
▶ 泉知論准教授: t-izumi@se.ritsumei.ac.jp



VI バッテリーレスセンサーシステムの研究

エネルギーハーベスティング技術を用いたバッテリーレスシステムの新しいアプリケーション探索を中心に研究を進めています。電子工学と化学を融合したケミトロンクス(chemitoronics)の応用例として、人間の尿を電解液に用いた排尿時のみ発電する尿発電電池を無線機に接続することにより、発電の有無で尿もれを無線でセンシングするバッテリーレスセンサーシステムを開発しました。今後、人間周りの新しいセンシングシステムを探索していきます。

▶ 道閑隆国教授: douse@se.ritsumei.ac.jp



VII セルラーアーキテクチャ情報処理グループ

セルオートマトン、セルラーニューラルネットワーク、モルフォロジーなどに代表されるセルラー型情報処理技術を、格子状に配置されたセルと呼ばれる基本演算エレメントをもとにしたハードウェアプラットフォーム上に実装する研究を行なっています。これらの計算パラダイムを包括的に処理するハードウェアの実装と応用、そのためのアルゴリズムまでを統合して扱い、次世代型の情報処理パラダイムの基盤構築を目指します。

▶ 小倉武教授: togura@se.ritsumei.ac.jp ▶ 藤田智弘教授: tfujita@se.ritsumei.ac.jp

