

集積デバイス工学(1)

講義概要
半導体工学の復習

電子情報デザイン学科 藤野 毅 1

半導体工学 単位認定

- 定期テスト 100点 小テスト 30点 合計130点
- 最高得点 定期テスト 94点 合計 121.1点
- 判定
 - A+判定 95点以上 14名 (11.1%)
 - A判定 80点以上 20名 (15.9%)
 - B判定 70点以上 20名 (15.9%)
 - C判定 55点以下 24名 (19.0%)
 - F判定 55点未満 48名 (38.1%)
- 3回の小テストをすべて受験した学生(106名)中 F判定の学生は 28名(26.4%)
 - 定期テスト 45点で F判定の学生
 - 定期テスト 35点で C判定の学生

2

集積デバイス工学:講義の目的

- 日経マイクロデバイス・日経エレクトロニクスのLSI関連の記事が少しは読めるようになる
<http://www.ritsumei.ac.jp/acd/mr/lib/sogo/nikkeibp.htm>
から、ネットで読むことができます。(ただし学内からのみ)
 - 低消費電力設計
 - VTCMOS・MTCMOS・パワーゲーティング
 - 高性能デバイス
 - SOI・ひずみシリコントランジスタ・High-kゲート・銅配線・low-k材料
- ⇒「半導体工学」で身につけた知識に、LSIに関連する項目を拡張していく
- 電子情報デザイン実験Ⅱの「デバイス測定実験」を理解するための講義でもある

3

教科書・参考資料

- 「集積回路入門」 國枝 博昭 (コロナ社)
少し古いがよくまとまっているので教科書指定
製造などはレジュメで補足
- 「集積回路A・B」 荒井 英輔 (オーム社)
講義内容を網羅している(実験でコピー配布)
- 「CMOS集積回路」 榎本忠儀 (培風館)
上記と比較すると難易度高い
- 「VLSI工学」(コロナ社)
 - ー製造プロセス編ー 角南 英夫
 - ー基礎・設計編ー 岩田 穆
 新しい本だが総論的

4

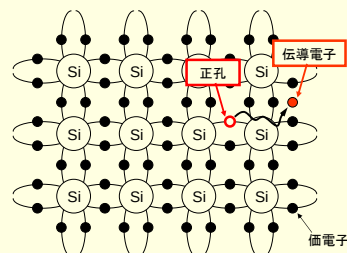
「集積デバイス工学」講義予定

- 第 1回 半導体物性とMOSトランジスタ復習
- 第 2回 LSIの製造プロセス
- 第 3回 CMOSLSIの製造フロー
- 第 4回 LSIを構成している抵抗と容量
- 第 5回 MOSトランジスタの電気特性
- 第 6回 MOSトランジスタのスイッチ特性
- 第 7回 SPICEシミュレーション
- 第 8回 CMOSインバータのDC特性
- 第 9回 CMOSインバータの過渡特性
- 第10回 CMOS論理ゲートの構成法
- 第11回 CMOS論理ゲートのレイアウト
- 第12回 スケーリング則と短チャネル効果
- 第13回 高性能プロセス
- 第14回 まとめと試験対策

5

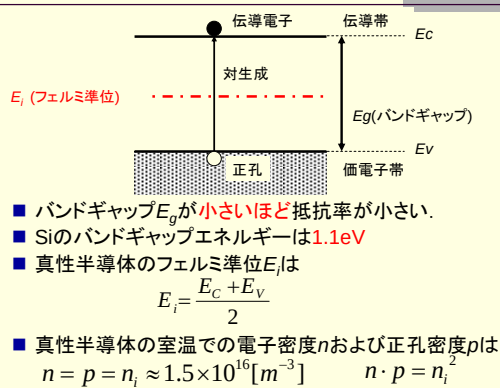
真性半導体とキャリア

- 熱エネルギーによりごく一部の価電子が励起され、移動できる**正孔**と**伝導電子**が同数発生する。
- ただし室温では $10^{16}/\text{m}^3$ 程度と数少ないため抵抗率が高い



6

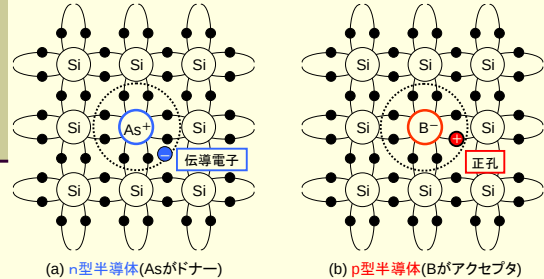
真性半導体のエネルギー帯図



7

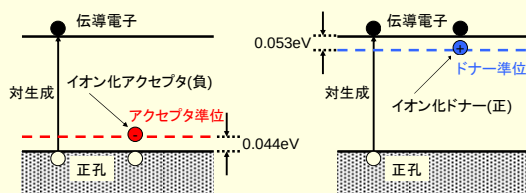
不純物半導体とキャリア

- 第V族不純物(As,P): 自身はドナー(正)となり伝導電子を発生
- 第III族不純物(B): 自身はアクセプタ(負)となり正孔を発生
- 室温ではキャリア数=不純物数⇒抵抗率下がる



8

不純物半導体のエネルギー帯図



- P型: BのようなIII族の不純物はアクセプタとなって正孔(正電荷キャリア)が発生
- N型: AsのようなV族の不純物はドナーとなって伝導電子(負電荷キャリア)が発生

9

不純物半導体のキャリア密度とフェルミ準位

■ n型半導体

- キャリア密度
- $$n \approx N_D \quad p = \frac{n_i^2}{n} \approx \frac{n_i^2}{N_D} \quad n \cdot p = n_i^2$$
- フェルミ準位
- $$E_F = E_i + k_B T \ln \left(\frac{N_D}{n_i} \right)$$

■ p型半導体

- キャリア密度
- $$p \approx N_A \quad n = \frac{n_i^2}{p} \approx \frac{n_i^2}{N_A}$$
- フェルミ準位
- $$E_F = E_i - k_B T \ln \left(\frac{N_A}{n_i} \right)$$

10

移動度(mobility)

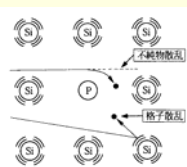
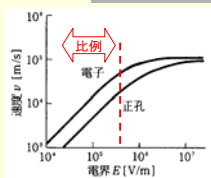
■ キャリア密度と電気特性の関係へ

- 固体中の電子の速度(キャリア速度 v)は散乱されながら移動するため電界 E に比例する。
- 比例係数 μ を移動度と呼ぶ。単位は $[\text{m}^2/\text{V}\cdot\text{s}]$

$$v = \mu \cdot E$$

- 移動度を決定しているのは、キャリア

- 格子散乱: 高温になるほど移動度が低下する
- 不純物散乱: 不純物濃度が高いほど移動度が低下する



11

抵抗率・導電率とは？

- 抵抗値は物質の形状で変化するので、物質固有の電気の通しやすさを評価するものとして抵抗率 ρ を使用する。
- 抵抗率の単位は $[\Omega \cdot \text{cm}]$ または $[\Omega \cdot \text{m}]$
- 抵抗率の逆数が導電率 σ $[\Omega^{-1} \cdot \text{m}^{-1}]$

$$\sigma = \frac{1}{\rho}$$

抵抗 R と抵抗率 ρ の関係は下式で表される

$$R = \frac{L}{W \times H} \times \rho$$

W: 配線幅
L: 配線長さ
H: 配線膜厚

$$R = \frac{L}{S} \times \rho$$

S: 断面積
= $W \times H$

12

抵抗率

- 抵抗率 ρ , 導電率 σ の一般式

- 正孔密度 p , 正孔移動度 μ_p
- 伝導電子密度 n , 電子移動度 μ_n

$$\rho = \frac{1}{\sigma} = \frac{1}{q(p \cdot \mu_p + n \cdot \mu_n)} \quad (3.33)$$

- N型シリコンの場合 $n \gg p$ なので

$$\rho = \frac{1}{\sigma} = \frac{1}{q \cdot n \cdot \mu_n} = \frac{1}{q \cdot N_D \cdot \mu_n} \quad (3.34)$$

- P型シリコンの場合 $n \ll p$ なので

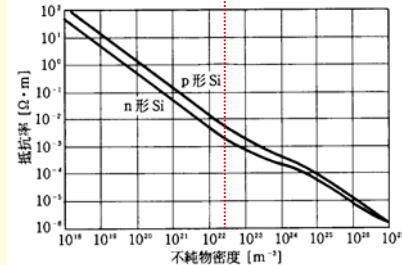
$$\rho = \frac{1}{\sigma} = \frac{1}{q \cdot p \cdot \mu_p} = \frac{1}{q \cdot N_A \cdot \mu_p} \quad (3.35)$$

13

抵抗率の不純物密度依存性

- 不純物密度 $10^{22} [\text{m}^{-3}]$ 程度以上では移動度が低下

不純物密度に反比例して抵抗率は低下



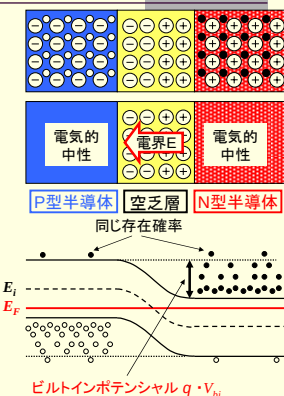
14

PN接合

- P型半導体中の電子とN型半導体中の正孔が相互に拡散して結合し、キャリアがなくなった領域が**空乏層**

- 空乏層領域には、キャリアの拡散を阻止する向きの電界が形成される

- 空乏層領域内の電界により発生する電位差 V_{bi} を「**拡散電位**」または「**ビルトインポテンシャル** (内蔵電位)」と呼ぶ



15

ビルトインポテンシャルの導出

- P型領域では

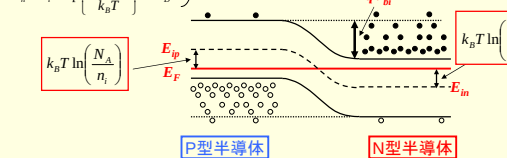
$$E_p - E_f = k_B T \ln \left(\frac{N_A}{n_i} \right)$$

$$p_p = n_i \cdot \exp \left(\frac{E_p - E_f}{k_B T} \right) = N_A$$

- N型領域では

$$E_f - E_n = k_B T \ln \left(\frac{N_D}{n_i} \right)$$

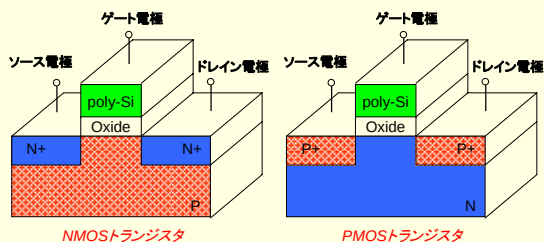
$$n_n = n_i \cdot \exp \left(\frac{E_f - E_n}{k_B T} \right) = N_D$$



16

MOSTランジスタ(Tr)の構造

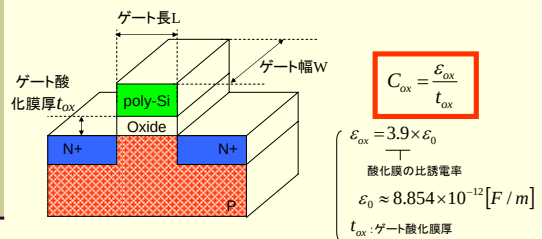
- NMOSTランジスタ: 電流を輸送するキャリアが**電子**
- PMOSTランジスタ: 電流を輸送するキャリアが**正孔**
 - N^+ , P^+ とは高濃度に不純物が導入されたN,P型半導体
 - MOSTランジスタをMOSFET(Field Effect Transistor)とも呼ぶ



17

MOSTランジスタのゲート容量

- 単位面積あたりの酸化膜容量 C_{ox} は以下で示される

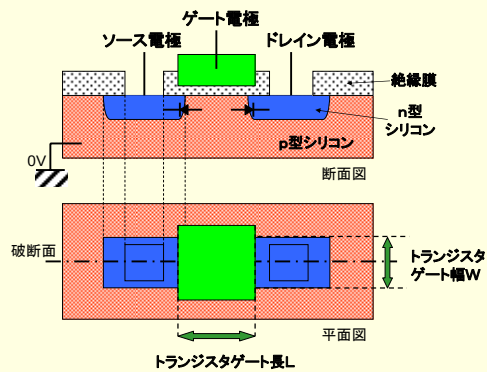


- ゲート酸化膜容量 C_g は以下で示される

$$C_g \approx L \times W \times C_{ox}$$

18

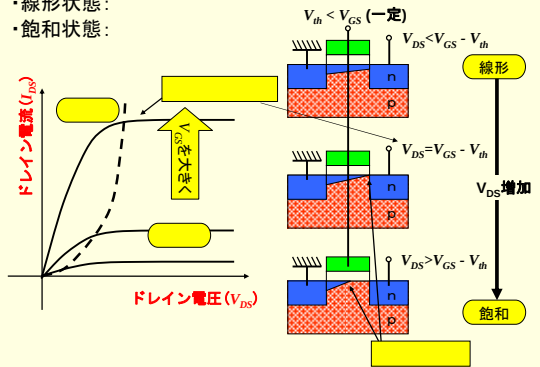
MOSTランジスタの基本構造



19

N型MOSTランジスタのドレイン電圧依存性

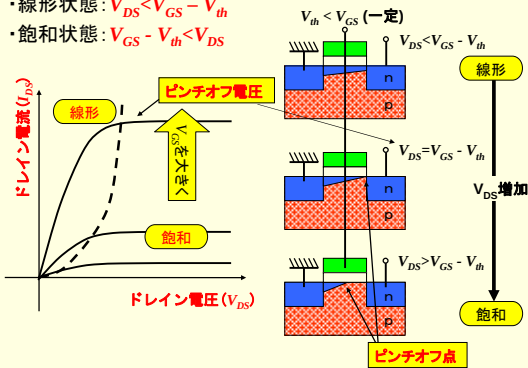
- 線形状態:
- 飽和状態:



20

N型MOSTランジスタのドレイン電圧依存性

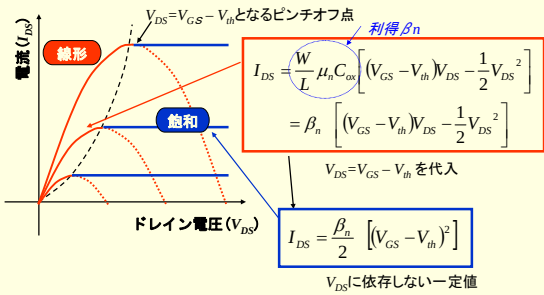
- 線形状態: $V_{DS} < V_{GS} - V_{th}$
- 飽和状態: $V_{GS} - V_{th} < V_{DS}$



21

N型MOSTランジスタのドレイン電流式

- 線形領域と飽和領域とで2種類の式があるが、ピンチオフ電圧の定義 ($V_{DS} = V_{GS} - V_{th}$) を覚えておけば線形式から飽和式が求まる。



22