

## 査読論説

アーキテクチャ分析によるパワー半導体の  
競争力要因に関する考察

下坂英司\*

田中邦明\*\*

## 要旨

近年、日本企業の半導体産業における競争力は著しく低下している。その主要因は、1990年代まで世界市場を席巻していたIC（集積回路）分野における競争力の低下にあるとされる。一方で、パワー半導体は依然として一定の競争力を維持しており、その要因を理論的に解明することは学術的にも実務的にも重要である。

本研究は、代表的なパワー半導体であるIGBT（絶縁ゲートバイポーラトランジスタ）を対象に、アーキテクチャ論の枠組みを応用し、中アーキテクチャ（製品設計と工程設計の関係）および外アーキテクチャ（素子と完成品設計の関係）の両面から分析を行った。その結果、パワー半導体の設計構造は、IC分野に見られるモジュール型設計とは異なり、機能・構造・工程が循環的に相互依存し、さらに配線・冷却・EMI（Electro Magnetic Interference）といった完成品要件とも不可分に結びつく、インテグラル型アーキテクチャに基づいていることを定性的に示した。

この知見は、第一に、学術的意義として、既存の「モジュール型／インテグラル型」の二分法を拡張し、「三位一体（完成品－製品－工程）型アーキテクチャ」という新たな理論的枠組みを提示した点にある。第二に、実務的意義として、日本企業が依然として競争力を保持する要因を、製品構造と工程設計のノウハウ蓄積に求める視角を提供し、さらに次世代デバイス（SiCやGaN）の設計・標準化動向を考察する上で応用が可能であることを示唆した点にある。

キーワード：IC、集積回路、パワー半導体、アーキテクチャ、モジュラー型、インテグラル型、競争力

1. 緒言
2. 先行研究
  - 2.1 アーキテクチャの概念
  - 2.2 アーキテクチャ論によるICの競争力要因
  - 2.3 先行研究でのICのアーキテクチャ分析に対する考察
  - 2.4 研究ギャップと本研究の課題
3. パワー半導体のアーキテクチャ分析方法
  - 3.1 中アーキテクチャ
  - 3.2 外アーキテクチャ
4. パワー半導体のアーキテクチャ分析結果
  - 4.1 中アーキテクチャ
  - 4.2 外アーキテクチャ
  - 4.3 中アーキテクチャ・外アーキテクチャ分析のまとめ
5. 結言

---

\* 立命館大学大学院テクノロジー・マネジメント研究科 研修生

\*\* 立命館大学大学院テクノロジー・マネジメント研究科 教授

## 1. 緒言

世界の半導体市場は 1985 年から 2021 年まで年平均 9.5% の成長を遂げた。2022 年から 2023 年にかけては世界的なインフレや地政学的リスクの高まりなどが個人消費や企業の設備投資を抑制し市場成長は鈍化したが、2024 年は生成 AI 関連の需要拡大が半導体市場を大きく牽引し、前年比 19.7% の成長を遂げた。2025 年以降も前年比 11.2% の成長が予想されている (JEITA, 2025)。

一方、日本の半導体産業は 1985 年から 1990 年前半まで世界シェアの 40% 以上を占め半導体市場を席巻していたが、1988 年をピークにシェアを落とし、2025 年には 7% と予測されている。半導体企業別売上高上位 10 社において、1991 年に 6 社が日本企業であったが、2024 年にはゼロ社となっている。このことは、日本企業の半導体市場における競争力低下を如実に示している (デロイトトーマツ, 2018)。世界半導体市場統計 (World Semiconductor Trade Statistics) によると、半導体製品は、IC と非 IC に区分され (電子情報技術産業協会, 2012)、2020 年の日本企業のシェアは IC 市場で 5%、非 IC 市場で 28% となっている (Omdia, 2021)。日本企業のシェアが比較的高い非 IC 市場に属するパワー半導体の 2022 年の企業売上では、米欧の企業が 1 位～3 位を独占している。売上 1 位の独のインフィニオンは、積極的な M&A を実施していることなどを背景に成長を続けている。一方、日本企業は 4 位に三菱電機、6 位にローム、7 位に東芝、8 位に富士電機、9 位にルネサスエレクトロニクスとなっており、上位 10 社に 5 社が存在し、現在も比較的競争力を維持している (Yole Intelligence, 2023)。パワー半導体は電源の制御や供給を担い、電力変換器として用いられる半導体素子で、電気機器の増加や省エネルギー、スマート社会の需要の高まりもあり、成長が確実視されているパワーエレクトロニクスの核となる製品である (山崎, 2018)。

パワー半導体は、構造設計・工程設計・熱設計などが複雑に連動するとともに、搭載されるパワーエレクトロニクス機器の完成品設計とも密接に相互調整を要する。このため、設計と製造の分離が可能であったロジックやメモリといった IC とは異なる設計構造を有している。しかしながら、これまでパワー半導体の設計特性や工程との関係性をアーキテクチャ論の枠組みから体系的に分析した研究は限定的である。

そこで本研究では、アーキテクチャ論の枠組みを応用し、製品設計と工程設計の関係を示す中アーキテクチャ、および製品と完成品設計の関係を示す外アーキテクチャの構造的特性に注目する。対象を代表的製品である IGBT とし、設計要素の相互依存性および完成品設計との不可分な関係を分析することによって、パワー半導体を持つインテグラル型アーキテクチャの実態を明らかにすることを目的とする。

## 2. 先行研究

### 2.1 アーキテクチャの概念

半導体産業の競争力要因に関する研究には、アーキテクチャ論に基づいたものが多い。本研究が着目するアーキテクチャ論は、Baldwin and Clark（2000）による製品設計の構造的分類に基づく。Baldwin and Clark（2000）は、標準化されたインターフェースによって部品間の独立性を確保するモジュール型アーキテクチャが設計の柔軟性と分業性を高めることを示した。また Henderson and Clark（1990）は、設計構成要素の再結合（Architectural Innovation）が企業競争に影響を与えることを指摘している。藤本（2002）は、製品設計・工程設計・構造設計の三層構造を提唱し、日本企業の競争優位がインテグラル型設計に由来すると論じた。立本ら（2009）は、半導体業界における中アーキテクチャと外アーキテクチャを整理し、IC分野におけるモジュール化と工程標準化が市場拡大を支えたことを示している。

製品アーキテクチャとは、製品機能システムと製品構造システムの対応関係に関する設計思想を指す。一方、工程アーキテクチャは生産工程システムと製品構造システムの対応関係に関する設計思想と定義される（藤本 2002）。代表的な類型にはモジュール型とインテグラル型がある。モジュール型では、機能と部品が1対1に対応し、各部品は標準化インターフェースに基づき独立設計が可能である。代表例はPCであり、CPU・メモリ・ディスク・ディスプレイといった部品が明確に機能分担している。これに対し、インテグラル型は多対多の関係を持ち、相互調整を要する。自動車では、乗り心地は複数部品の調整によって実現され、またボディは安全性・デザイン・空力など複合的機能を担う。藤本（2002）は、このような構造が緊密な連携を要することを指摘している。

### 2.2 アーキテクチャ論による IC の競争力要因

三輪（2001）は、アーキテクチャ論の視点で半導体産業のビジネスモデルの変遷を時代別に分析している。1960年以降の半導体産業は、システム、設計、製造、EDA（設計の自動ソフト・ツール）および製造装置にオープン化、クローズ化、モジュール化、統合化というような色々な形でのアーキテクチャの変遷が見られ、これらへの対応戦略が競争力に影響を生じさせていると指摘している。Nagaoka et al.（2008）は、日本の自動車部品の企業間取引関係をアーキテクチャの視点で分析し、特殊性が低い部品ほど完成車メーカーによる内製化ではなく市場から調達されていることを明らかにしている。このことは、モジュール型アーキテクチャ製品を扱うことで製造固定費比率を抑制し、コスト競争力を高められることを示唆している。

大山（2014）は、半導体企業の販売管理費率および研究開発費率を分析し、費用構造が製品アーキテクチャの違いを反映することを示している。販売管理費率や研究開発費率が高い企業は顧客調整や高度技術を要するインテグラル型製品を多く扱い、これらの比率が低い企業は汎

用性の高いモジュール型製品を中心に扱う傾向があると指摘している。

藤本 (2002, 2009) は、市場戦略と組織能力の関係にアーキテクチャの視点を加え、日本企業統合型ものづくり能力を背景にインテグラル型製品に強みを持つと論じている。

立本他 (2009) は、ロジック半導体やメモリ半導体といった IC を対象に中アーキテクチャと定義する製品アーキテクチャと工程アーキテクチャの相互関係性と外アーキテクチャと定義する製品アーキテクチャが完成品の製品アーキテクチャから受ける影響を図 1 に示すフレームワークを用いて分析している。その結果、半導体の製品アーキテクチャと工程アーキテクチャおよび完成品の製品アーキテクチャとの関係性が競争優位に影響すると指摘している。

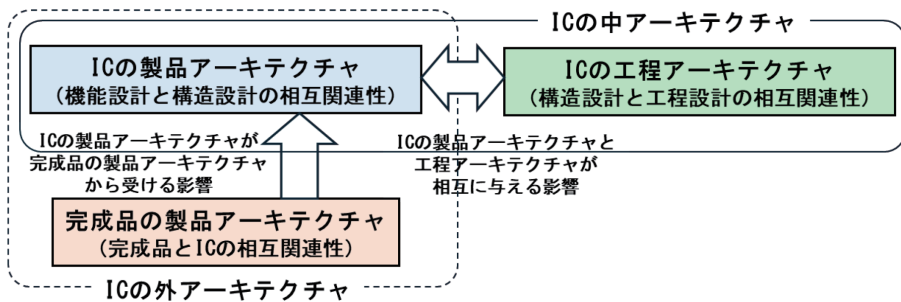


図 1 IC のアーキテクチャの分析フレームワーク (立本他, 2009)

### 2.3 先行研究での IC のアーキテクチャ分析に対する考察

IC の中アーキテクチャ分析は、機能設計・構造設計・工程設計の三つの設計情報を対象とし、微細化に関するスケーリング則の下でデザインルールとプロセスルールが翻訳ルールとして機能する。この仕組みにより、機能設計と工程設計は相互に依存せず進めることが可能となり、結果として IC の製品アーキテクチャはモジュール型となる (鈴木・湯之上 2008; 立本ら 2009)。この関係は図 2 に示すとおりであり、翻訳ルールを介することで設計要素間が切り分けられている点の特徴である。

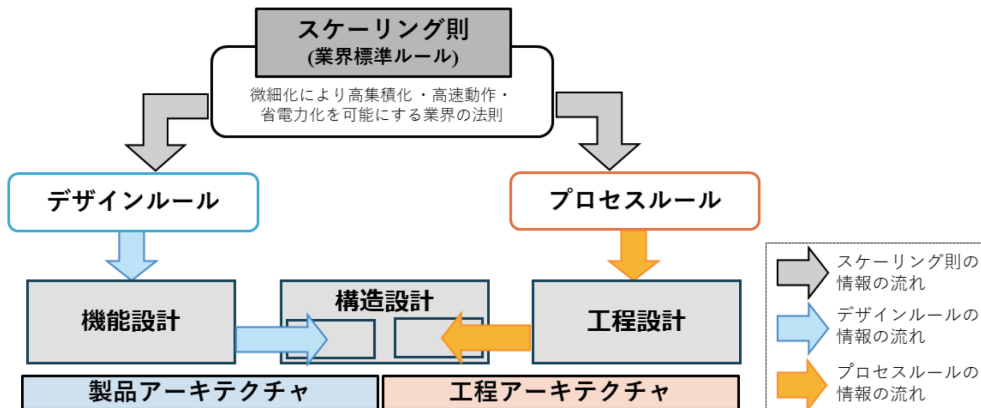


図 2 IC の中アーキテクチャ分析

また、ICの外アーキテクチャ分析では、ICが搭載される完成品との依存関係に注目する。カスタム用途のICは、特定顧客仕様に合わせるためインテグラル型に分類される一方、汎用品や業界標準品のICは、複数顧客に共通利用されるためモジュール型に分類される（立本ら2009）。

## 2.4 研究ギャップと本研究の課題

以上のように、IC分野では翻訳ルールの存在により、機能設計・構造設計・工程設計の切り分けが可能となり、モジュール型アーキテクチャが確立してきた。しかし、パワー半導体においては同様の翻訳ルールが存在せず、設計要素間の強い相互依存性が不可避である。この点は、IC分野の理論をそのまま適用できないことを示唆している。

既存のパワー半導体研究は、IGBTやMOSFET（金属酸化膜半導体電界効果トランジスタ）の特性改善に関する報告（山崎2018; Aichinger et al. 2012）や、SiC・GaNといった新材料の性能比較（佐藤2019; Yole Intelligence 2023）に代表されるように、素子レベルの特性評価が中心である。また、工程アーキテクチャに関しては立本（2009）がIC分野を対象に論じているが、パワー半導体特有の「工程ノウハウが設計や完成品性能に直結する構造」については十分に検討されていない。さらに、完成品レベルの研究として松本ら（2015）、Liserre et al.（2005）がシステム設計を扱っているものの、パワー半導体と完成品設計の相互依存性をアーキテクチャ論の枠組みで整理した研究は乏しい。

したがって、パワー半導体に関する既存研究は断片的であり、設計・工程・完成品を包括的に統合するアーキテクチャ論による研究は不足している。この「理論的空白」を埋めることが本研究の課題であり、以下では代表的製品であるIGBTを対象に、中アーキテクチャ（製品と工程の関係）と外アーキテクチャ（製品と完成品の関係）の両面からその構造的特性を明らかにする。

## 3. パワー半導体のアーキテクチャ分析方法

### 3.1 中アーキテクチャ

パワー半導体の中アーキテクチャ分析では、2.1節で述べた通り、製品の機能設計と構造設計に関する設計思想である製品アーキテクチャと製品の構造設計と工程設計に関する設計思想である工程アーキテクチャの相互関係性を分析する。そのため、パワー半導体の設計情報である、機能設計、構造設計および工程設計に関して詳細の分析を行う。

機能設計と構造設計、構造設計と工程設計、さらには機能設計と工程設計の依存関係を分析した。結果、機能設計と工程設計に依存関係が存在すれば、製品はインテグラル型アーキテクチャであり、依存関係が存在しなければモジュール型アーキテクチャ製品と考えられる。

以上を基に、パワー半導体の中アーキテクチャ分析の概念図を図3に示す。パワー半導体の

機種には、パワー MOSFET、IGBT、バイポーラトランジスタ、ダイオードやサイリスタがある。パワー半導体市場の中で8割強を占める主力製品は、トランジスタで、主にパワー MOSFET、IGBTである。その中で、IGBTは、パワー MOSFETの高速スイッチング性能とバイポーラトランジスタの高電圧・大電流処理能力を合わせ持った半導体素子で多用途に対応可能なデバイスである。

以上を踏まえ、本研究では、事例による詳細分析を行う対象は IGBT とする。また、半導体の工程は、ウエハ上にトランジスタを形成し回路を形成する前工程と、回路が形成されたシリコンウエハを半導体チップに切り出してリードフレームやパッケージングを行う後工程に分かれるが、本研究では、パワー半導体の機能実現に大きく影響を与える前工程を対象とする。

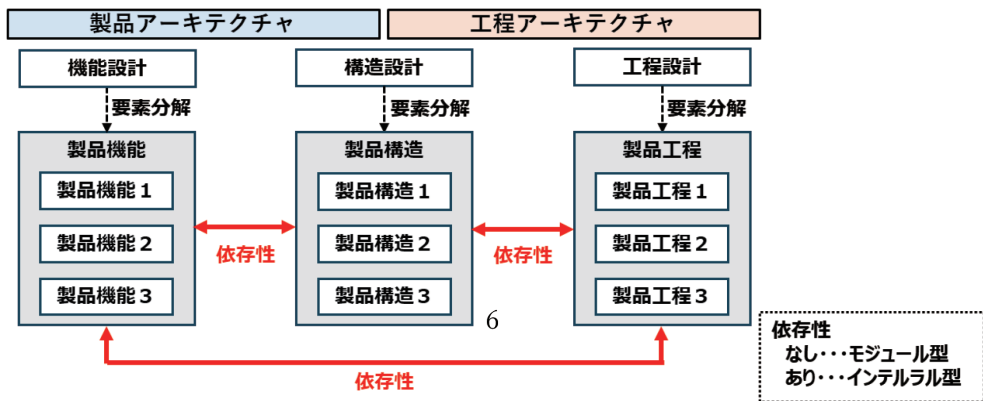


図3 パワー半導体の中アーキテクチャ分析の概念図

### 3.2 外アーキテクチャ

パワー半導体の用途は、スマートフォンやパソコンなどの情報通信機器、テレビやエアコンなどの民生機器、電気自動車や鉄道などの産業機器、太陽光発電や風力発電などのインフラ機器など多岐にわたり、かつ完成品メーカーからのカスタマイズ要求も強い(馬場, 2020)。そのため、パワー半導体は、パワー半導体を搭載する完成品との間で機能や性能に関する調整が必要になる。そこで、パワー半導体の外アーキテクチャ分析では、完成品であるパワーエレクトロニクス機器(以降、パワエレ機器)がパワー半導体に与える影響について分析する。パワエレ機器は、電力を変換する主回路、スイッチング素子を制御する制御回路、負荷状態を検出する検出回路およびインターフェース回路から構成されるが、外アーキテクチャ分析では、主回路に搭載されるパワー半導体と制御回路、検出回路との相互関係性を分析する。外アーキテクチャ分析の概念図を図4に示す。

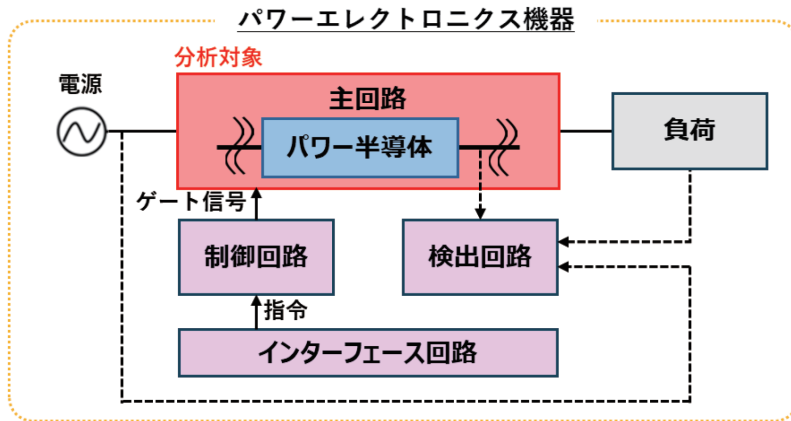


図4 パワー半導体の外アーキテクチャ分析の概念図

#### 4. パワー半導体のアーキテクチャ分析結果

##### 4.1 中アーキテクチャ

###### 4.1.1 設計要素

パワー半導体の中アーキテクチャ分析として製品アーキテクチャと工程アーキテクチャの相互関係性を確認するために、パワー半導体の設計要素である機能設計、構造設計および工程設計について分析を行った。事例分析の対象としたIGBTの設計と生産の流れを図5に示し、分析結果を以下に詳述する。

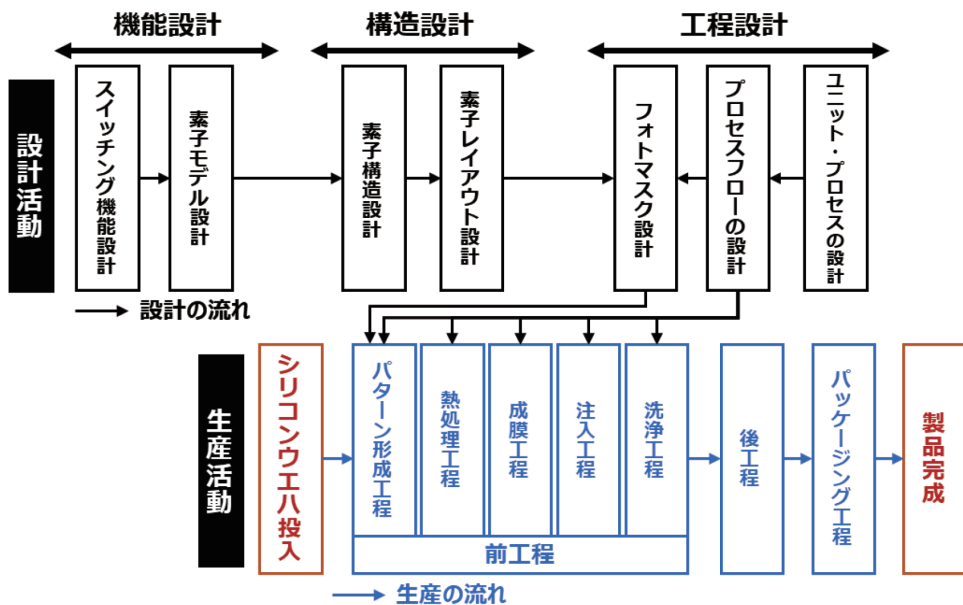


図5 IGBTの設計と生産のプロセスフロー

#### 4.1.1.1 機能設計

パワー半導体の機能設計は、スイッチング機能設計と素子モデルの設計からなる。パワー半導体はパワーエレクトロニクス電源スイッチングに活用され、電力損失の低さが重要な性能となる。損失には導通損失とスイッチング損失があり、導通損失はオン状態での電圧降下により生じ、スイッチング損失はオン・オフの切換え時に素子の入力容量や周波数に依存して生じる。IGBTでは導通損失を低減できる一方で、テール電流によりスイッチング損失が増大する。このように、導通損失低減とスイッチング損失増大は因果的に結びついており、設計者は両者のトレードオフを前提に検討せざるを得ない。

もう一つの重要な特性は耐圧であり、印加電圧の上限を規定する。耐圧を高めればオン電圧やスイッチング時間が増大するため、オン電圧・スイッチング時間・耐圧の間には常にトレードオフの関係が成立する。この関係は、パワー半導体の性能指標が相互依存的に決まることを定性的に示している。これに対して、ICの性能指標が微細化によって単純に向上するのに対し、パワー半導体では「導通損失小・スイッチング損失小・高耐圧」といった複数性能のトレードオフが同時に存在する。性能向上の指標が一義的に定まらない点が、ICとは異なる設計構造の根拠である。

このため、設計者は物性モデルや工程ノウハウへの深い理解を前提に、シミュレーション(TCADなど)を通じて最適解を探索する必要がある。物性モデルはキャリア分布や応力など物理特性を定量化し、プロセスモデルは量産技術や装置能力に基づき性能を担保する。したがって、機能設計の段階は、物性モデル・プロセスモデル・市場要求を統合的に扱う実証的な検討の場であり、構造設計に直結する基盤となる。本節で示したように、機能設計上の性能指標は単独で最適化できず、工程条件に依存する。次節では、この依存関係をより具体的に整理する。

#### 4.1.1.2 構造設計

パワー半導体の構造設計は、セル形状、ゲート構造、チップサイズといった表面構造設計と、ドリフト層厚みや基板構造に代表されるバルク構造設計の両面から成り立つ。表面構造設計においては、IGBTでは導通損失低減のためにトレンチゲート構造が多用されるが、この場合ゲート酸化膜の信頼性が課題となり、プロセス条件の厳格な管理が不可欠となる。すなわち、表面構造設計の選択が直接的に工程設計の制約を生み出す因果関係が確認される。

一方、バルク構造設計においては、耐圧性能向上を目的としてドリフト層を厚くするとオン抵抗が増加し、チップ面積の拡大やセル設計の変更を余儀なくされる。この影響は放熱設計や回路レイアウトといった外部要件にも及び、構造設計が単なる中間段階ではなく、工程設計や外アーキテクチャとも密接に結びついていることを定性的に示している。

すなわち構造設計は、機能設計で規定される性能要求と、工程設計で可能なプロセス条件との間に位置し、両者を結びつける媒介的な役割を果たす。その妥当性は最終的な素子性能だけ

でなく、量産性や信頼性も規定する。以上の整理は、構造設計がパワー半導体の中アーキテクチャにおける中核的役割を担い、三つの設計情報の強い相互依存性を裏付ける根拠となる。構造設計の詳細な技術的背景については、付録 A に整理した。

#### 4.1.1.3 工程設計

パワー半導体の工程設計は、目標とする工程能力を実現するためのライン構成、装置構成、操作手順を設計するものである。裏面工程などパワー半導体特有の工程では専用装置が用いられる一方で、パターン転写工程や成膜工程、注入工程では、フォトリソグラフィ装置、エッチング装置、CVD（Chemical Vapor Deposition）、スパッタ、イオン注入など IC と共通する汎用設備が使用される。ただし、これらはパワー半導体に適合するよう加工条件が最適化されている。

IC とパワー半導体の前工程を工程ごとに比較すると、表 1 に示すように重要工程は明確に異なる。IC は横型 MOS 構造に基づくため、性能向上の鍵は微細化にあり、露光装置を中心とするパターンニング工程が支配的な位置を占める。これに対して、パワー半導体は縦型 MOS 構造に基づいて設計されるため、微細化による性能改善は限定的である。性能向上はむしろ電流経路となる縦方向の厚みに依存するため、ウエハ薄化工程とその後の裏面電極形成工程が重視される。さらに、裏面工程は単一のプロセスではなく、ウエハ研削、テープ貼付け、注入・アニール、裏面スパッタ工程が相互に連動しながら成立している。すなわち、裏面工程は一つの工程で完結せず、複数工程の相互調整により性能や信頼性を確保するという因果関係が確認される。

このように、パワー半導体の工程設計は IC とは異なり、微細化技術に依存するのではなく、縦型構造に基づく厚み制御や裏面加工に特有のノウハウに依存する。各社は独自の製品構造に合わせた工程フローを構築し、その中で蓄積されたノウハウが競争優位の源泉となる。以上の整理は、工程設計が機能設計・構造設計と不可分に結びつき、パワー半導体の中アーキテクチャにおける重要な相互依存性を定性的に示している。

表 1 半導体前工程プロセスの比較

製造プロセス	IC	パワー半導体
拡散処理	低温プロセス	高温プロセス
ゲート電極形成	微細加工	トレンチ溝加工
配線形成	多層配線（アルミ・銅）	厚アルミ配線
その他	平坦化	裏面プロセス
	材料（Low-K, High-K など）	ライフタイム制御

#### 4.1.2 機能設計と工程設計の相互関係性

本節では、前節で整理した設計要素を踏まえ、機能設計と工程設計の結びつきに焦点を当て、その相互依存関係を検討する。IC分野においては、デザインルールやプロセスルールといった「翻訳ルール」が存在し、機能設計と工程設計を相互に独立した形で進めることが可能であった。しかし、パワー半導体においてはこのような翻訳ルールが確立されておらず、両者は密接に結びついている。IGBTの代表的な機能設計の性能指標であるオン電圧・スイッチング時間・耐圧は、それぞれ工程条件と不可分の関係にある。耐圧を高めるためにドリフト層を厚くするとオン電圧が上昇し、工程設計においてはエピタキシャル成長やイオン注入条件などの厳格な制御が求められる。スイッチング損失を低減するためにセル設計やゲート構造を工夫すれば、酸化膜の信頼性や微細加工精度が制約条件となる。すなわち、性能要求は構造設計を介しつつ工程設計に直結し、工程条件の制約が再び素子特性へと跳ね返る因果的連鎖を形成している。

この関係は、図6に示すように、IGBTの基本断面構造を構成する各製品構造ユニットに対して、生産工程がどのように対応しているかを整理することで理解できる。ここでは、機能設計で定められた性能要求が構造ユニットを媒介として具体的な工程条件へと接続される様相が示されている。さらに図7では、IGBTの主要性能指標と製品構造ユニット、生産工程および装置の間に存在する多層的な相互依存関係が模式的に示されている。すなわち、性能指標は単一の工程や装置によって決まるのではなく、複数の構造要素・工程・装置が相互に影響を及ぼし合う結果として成立することが確認できる。

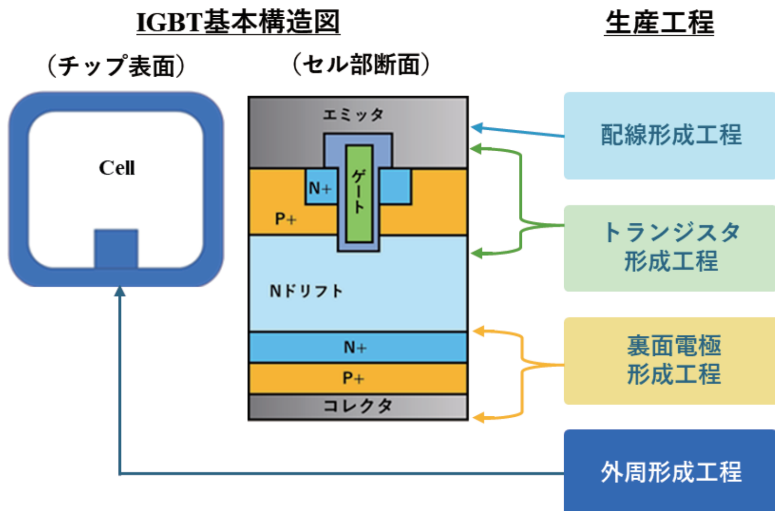


図6 トレンチ型 IGBT の基本構造図

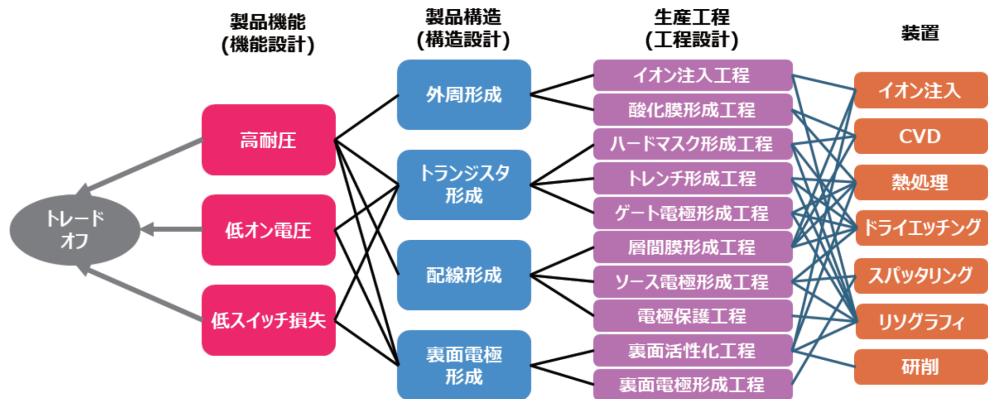


図7 製品構造ユニットと生産工程と装置の相互関係性

以上から、パワー半導体における機能設計と工程設計は、ICのように独立して進めることはできない。両者は相互に調整されることでのみ最適解を導くことが可能であり、不可分の相互依存関係にあることが確認される。

#### 4.1.3 中アーキテクチャ分析の結果

以上の検討を総合すると、パワー半導体の中アーキテクチャは、機能設計・構造設計・工程設計が互いに強く相互依存し、循環的に影響を及ぼしあう構造を有していることが明らかとなった。これはIC分野のように翻訳ルールによって切り分けが可能なモジュール型設計とは本質的に異なり、パワー半導体がインテグラル型アーキテクチャを持つことを定性的に裏付ける。

この関係は、表2に示すように、主要な性能指標である「高耐圧」「低オン電圧」「低スイッチ損失」が、構造設計の具体的選択（ドリフト層厚み、トレンチゲート構造、セル設計）を通じて工程設計の条件（エピタキシャル成長、酸化膜厚制御、再結合促進プロセスなど）へと結びつき、さらにその工程条件が再び素子特性に跳ね返るという因果関係として整理できる。

表2 パワー半導体における主要性能指標と設計要素の対応関係

機能要求	構造設計の主な対応	工程設計の主な対応
高耐圧	ドリフト層厚みの増加	エピ成長条件の最適化 イオン注入制御
低オン電圧	トレンチゲート構造 セルピッチ縮小	酸化膜厚制御 微細加工精度の向上
低スイッチ損失	キャリア寿命制御 セル設計の最適化	再結合促進プロセス 配線形成プロセス

さらに、図8に示すように、機能設計・構造設計・工程設計の三つの設計情報は、工程設計から得られる「製造プロセスノウハウ」が構造最適化による性能改善に非常に大きな意味を持ち、それが「素子構造ノウハウ」へ情報を循環させ、最終的に各社独自の構造最適化に収束するプロセスとして表すことができる。この構造は、単なる個別要素の連鎖ではなく、三つの設計情報が相互補完的に作用する統合システムであることを示唆している。

したがって、パワー半導体の中アーキテクチャの特性は、パワー半導体の設計思想が部分最適ではなく全体最適を必要とするインテグラル型であることを定性的に実証するものである。

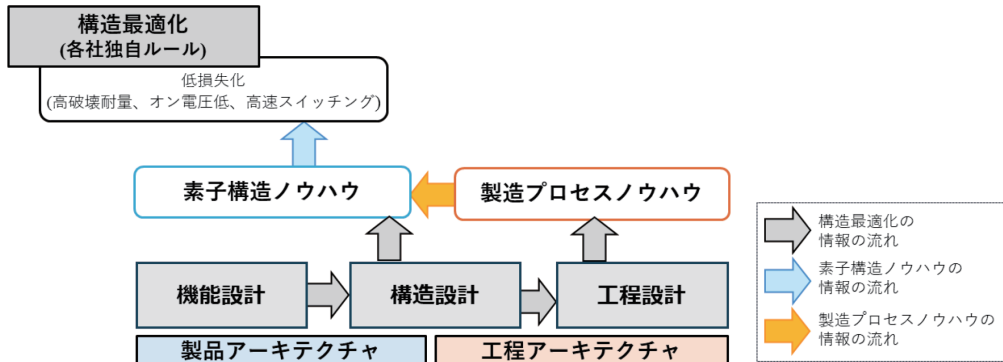


図8 パワー半導体の中アーキテクチャ分析結果

## 4.2 外アーキテクチャ

### 4.2.1 パワー半導体が搭載されるパワエレ機器の設計要素

パワー半導体の外アーキテクチャ分析では、パワー半導体が搭載されるパワーエレクトロニクス機器（以下、パワエレ機器）との関係をアーキテクチャの視点から考察する。パワエレ機器は、主回路、制御回路、検出回路、およびインターフェース回路の4つのサブシステムから構成され（図4参照）、パワー半導体はそのうち主回路に組み込まれる中核部品である。したがって外アーキテクチャ分析は、主回路の設計において、パワー半導体と他の構成要素である、配線、冷却、EMI対策部品などとの依存関係を明らかにすることを目的とする。具体的には、パワエレ機器の主回路における主要な設計要素として、①スイッチング動作の安定性を確保するための配線構造設計、②スイッチング損失や導通損失による発熱を処理するための冷却構造設計、③高速スイッチングに伴う電圧・電流変動に起因する電磁ノイズを抑制するためのEMI設計が挙げられる（松本ら、2015）。

これらの設計要素は単独で機能するのではなく、配線長の設計が寄生インダクタンスを通じてスイッチング損失やEMIに影響し、冷却設計が熱抵抗低減を介して素子の安全動作領域を規定するなど、因果的な連鎖を形成している。図9に示す相互関係図は、こうした依存関係を体系的に表現したものであり、外アーキテクチャにおいても中アーキテクチャ同様、複数要素が強く相互依存するインテグラル型の設計思想が支配的であることを示している。

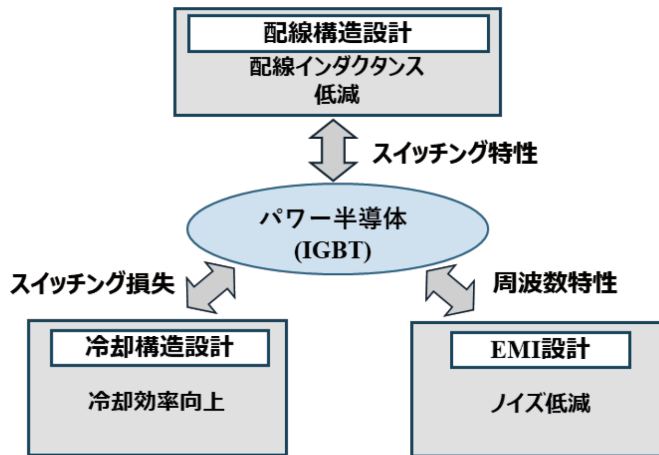


図9 パワエレ機器の設計要素とパワー半導体との相互関係

#### 4.2.1.1 配線構造設計

パワー半導体を搭載したパワエレ機器の主回路において、配線構造設計は素子性能と回路全体の安定性を左右する重要な要素である。特に、高速スイッチング動作時には、配線に寄生インダクタンスが生じ、これが過電圧や過電流の発生要因となる。例えば、ターンオフ時に配線インダクタンスが大きい場合、素子に印加される電圧が急峻に上昇し、結果としてスイッチング損失の増大や素子破壊リスクを高める。

この関係は、「配線長やレイアウト → 寄生インダクタンス → 過電圧発生 → スwitching損失・EMIの増大」という因果連鎖として整理できる。すなわち、配線設計は単に電気的接続を確保するだけでなく、素子の安全動作領域（SOA）やノイズ特性を規定する要因として機能する。

近年の実装技術では、寄生インダクタンスを低減するために配線を短縮・並列化するレイアウトが採用されているが、これにより製造コストや実装密度とのトレードオフが生じる。このことは、配線設計が単なる補助的作業ではなく、パワー半導体の外アーキテクチャにおける中核的設計要素であることを示している。

#### 4.2.1.2 冷却構造設計

パワー半導体は、スイッチング損失や導通損失により発熱を伴うため、冷却構造設計は素子の性能と信頼性を確保する上で不可欠である。発生した熱は素子内部からパッケージを経由して外部へ放散されるが、この経路における熱抵抗が大きい場合、ジャンクション温度が上昇し、動作特性や寿命に重大な影響を及ぼす。

この関係は、「損失発生 → 発熱量増加 → 熱抵抗を介したジャンクション温度上昇 → SOA（安全動作領域）の制約・寿命低下」という因果連鎖として整理できる。すなわち、冷却設計は単なる補助機構ではなく、素子の性能限界や信頼性を直接規定する要因として作用している。

例えば、放熱板や冷却フィンの設計は熱抵抗を低減し、高電流動作時に素子の温度上昇を抑制する効果を持つ。しかし一方で、冷却構造の大型化はコスト増加や機器サイズの拡大を招くため、設計には常にトレードオフが存在する。これにより、冷却構造設計はパワー半導体の外アーキテクチャにおいて、回路設計や実装設計と並ぶ統合的最適化を要する要素であることが示される。

#### 4.2.1.3 EMI 設計

パワー半導体を用いたパワエレ機器では、高速スイッチング動作に伴い電圧の変化率 ( $dv/dt$ ) や電流の変化率 ( $di/dt$ ) が大きくなる。これにより、寄生容量や寄生インダクタンスを経由して不要な電磁波が発生し、回路動作の不安定化や周辺機器への干渉といった電磁ノイズ障害が生じる。この関係は、「スイッチング速度の増大  $\rightarrow dv/dt \cdot di/dt$  の増大  $\rightarrow$  EMI 発生  $\rightarrow$  回路安定性の低下や規格適合性の問題」という因果連鎖として整理できる。すなわち、EMI は副次的な現象ではなく、パワー半導体の適用範囲や設計自由度を直接制約する要因である。

対策としては、ゲート抵抗の増加やスナバ回路の導入、レイアウトの最適化などが挙げられる。これらはEMIを抑制する一方で、スイッチング損失の増大や回路複雑化といったトレードオフを伴う。したがって、EMI設計は単なるノイズ対策ではなく、効率性・信頼性・規格適合性を統合的に考慮する必要がある。以上より、EMI設計は配線設計や冷却設計と同様に、外アーキテクチャを規定する中核的要素であることが定性的に示される。

#### 4.2.2 外アーキテクチャ分析の結果

以上の検討を総合すると、パワー半導体の外アーキテクチャは、配線構造設計、冷却構造設計、およびEMI設計という三つの設計要素が互いに独立して存在するのではなく、相互に強く依存し合いながら成立していることが明らかとなる。

具体的には、配線設計は寄生インダクタンスを通じてスイッチング損失やEMI特性に直接影響を与え、冷却設計は熱抵抗を介して素子のジャンクション温度を規定し、信頼性や寿命に制約を加える。さらに、EMI設計はノイズ抑制と効率性とのトレードオフを通じて、スイッチング速度や回路安定性を制約する。これらは相互に連鎖しており、いずれかの要素を単独で最適化することは不可能である。

この依存関係は、図9に示すように、配線・冷却・EMIの三要素が循環的に情報をやり取りしながら全体最適に収束する構造として表現できる。すなわち、外アーキテクチャは部分最適ではなく統合的最適化を前提とする設計思想に基づいており、これは中アーキテクチャと同様に、パワー半導体の設計がインテグラル型であることを定性的に裏付けるものである。

#### 4.3 中アーキテクチャ・外アーキテクチャ分析のまとめ

本章では、パワー半導体の設計を対象に、中アーキテクチャと外アーキテクチャの両面から

分析を行った。

まず、中アーキテクチャ分析では、機能設計・構造設計・工程設計の三つの設計要素が一方的に從属するのではなく、相互依存のかつ循環的に作用していることを明らかにした。具体的には、高耐圧、低オン電圧、低スイッチ損失といった主要な性能要求が構造設計を規定し、それが工程設計に波及するとともに、工程条件の制約が再び素子性能へ跳ね返る因果連鎖を形成している。この構造は、表2および図7・図8に示すとおり、IC分野では翻訳ルールに基づく分離可能なモジュール型設計が成立する一方で、パワー半導体は本質的にインテグラル型アーキテクチャを有していることを定性的に実証するものである。

次に、外アーキテクチャ分析では、パワー半導体が組み込まれるパワーエレクトロニクス機器の回路設計に着目し、配線構造設計、冷却構造設計、およびEMI設計という三つの設計要素が互いに因果的に関連することを明らかにした。配線構造設計は寄生インダクタンスを介してスイッチング損失やノイズ特性に影響を与え、冷却構造設計は熱抵抗を通じて信頼性を規定し、EMI設計は効率性と安定性とのトレードオフを通じてスイッチング速度を制約する。これらの相互作用は、図9に示すように循環的な依存関係を形成し、外アーキテクチャにおいても部分最適ではなく全体最適が前提となることを定性的に示している。

本章の考察を通じて明らかとなったのは、パワー半導体における設計の本質が、中アーキテクチャと外アーキテクチャの双方において強い相互依存性を伴うインテグラル型アーキテクチャに基づいているという点である。すなわち、パワー半導体の機能・構造・工程の三つの設計情報が循環的に連関し、さらに配線・冷却・EMIといった完成品側の設計要素とも不可分に結びつくことにより、個別要素の部分最適化ではなく、全体最適を前提とした設計思想が形成されている。

この知見は、従来IC分野を中心に議論されてきたモジュール型／インテグラル型の二分法を拡張し、パワー半導体に適用可能な理論的枠組みを提示した。その中核となる視角は、「完成品—製品設計—工程設計」の三位一体型であり、これは学術的にはアーキテクチャ論の発展に、実務的には日本企業の競争優位の要因解明に寄与するものである。

## 5. 結言

本研究では、代表的製品であるIGBTを対象に、中アーキテクチャおよび外アーキテクチャの両面から分析を行い、パワー半導体の設計特性が強い相互依存性を伴うインテグラル型アーキテクチャに基づくことを明らかにした。

中アーキテクチャ分析では、機能設計・構造設計・工程設計が循環的に結びつき、翻訳ルールによる切り分けが不可能であることを示した。外アーキテクチャ分析では、配線・冷却・EMIといった完成品設計の要件が素子構造や工程条件に波及することを明らかにした。これらを通じ、パワー半導体の競争力は「完成品設計—製品設計—工程設計」の三位一体型アーキテ

クチャに依拠していることが確認された。

学術的意義として、本研究は第一に、アーキテクチャ論の対象をIC分野からパワー半導体へと拡張し、従来の「モジュール型／インテグラル型」という二分法の限界を補完した。第二に、設計要素間の相互依存性を定性的に実証することで、アーキテクチャ研究における理論的枠組みを実証的に裏付けた。第三に、完成品設計との連関を含む三位一体型アーキテクチャという新たな概念的視座を提示し、既存理論の再定義に寄与した。

実務的意義としては、第一に、日本企業が長年培ってきた設計・製造ノウハウの蓄積が、模倣困難な競争優位を形成している点を明らかにした。第二に、本研究の枠組みは、企業戦略上、標準化の進展と差別化戦略とのバランスを考える際に有効である。すなわち、IC分野のように標準化・モジュール化に全面的に依拠するのではなく、製品固有の特性と工程ノウハウを統合的に活用することが、パワー半導体分野の競争力を支えていることを示した。第三に、政策的観点からは、国内における人材育成やサプライチェーン強化と直結しており、特にSiCやGaNといった次世代デバイス開発においても、本研究で示した視座が有効であることを示した。

総じて、本研究は、パワー半導体の設計特性をアーキテクチャ論の観点から体系的に位置づけ、その競争力の源泉を三位一体型アーキテクチャとして捉えることで、今後の理論的深化と産業実務への応用の双方に資する知見を提示した。

## 【参考文献】

- Henderson, Rebecca M., & Clark, Kim B. (1990). Architectural Innovation: The Reconfiguration of Existing Product Technologies and the Failure of Established Firms. *Administrative Science Quarterly*, 35(1), 9-30
- 馬場嘉朗 (2020) パワー半導体産業の比較分析と微細化技術の導入効果に関する研究, 九州工業大学大学院生命体工学 研究科
- Baldwin, C.Y. and Clark, K.B. (2000) *Design Rules: The Power of Modularity*, MIT Press, Cambridge, MA.
- デロイトトーマツ, 再編が進む半導体産業の今後 (前編) (2018), available from < <https://www2.deloitte.com/jp/ja/pages/mergers-and-acquisitions/articles/industry-eye35-20180328.html> >, (参照日 2025 年 6 月 1 日)
- 藤本隆宏 (2002), 製品アーキテクチャの概念・測定・戦略に関するノート. RIETI Discussion Paper Series 02-J-008, 独立行政法人経済産業研究所
- 藤本隆宏・桑嶋健一編 (2009), 日本型プロセス産業—ものづくり経営学による競争力分析—. 有斐閣
- 家坂進・小倉常雄・西谷和展 (2000). パワーエレクトロニクス用大容量 IEGT, 東芝レビュー, Vol.55, No.7, pp.7-10
- 電子情報技術産業協会 (JEITA), よくわかる! 半導体 IC Guide Book1, 産業タイムズ社 (2012)
- JEITA, 世界半導体市場統計 (WSTS), available from < <https://www.jeita.or.jp/japanese/stat/wsts/index.html> >, (参照日 2025 年 6 月 1 日)
- 松本博之, 玉手道雄, 吉川功 (2015), パワーエレクトロニクス機器のシミュレーション技術, 富士電機技術報, vol.88, No.1, pp.66-70
- 三輪晴治 (2001), 半導体産業におけるアーキテクチャの革新, ビジネス・アーキテクチャ: 製品・組織・プロセスの戦略的設計, 有斐閣
- Nagaoka, S., Takeishi, A., and Noro, Y. (2008). Determinants of Firm Boundaries: Empirical Analysis of the Japanese Auto Industry from 1984 to 2002. *Journal of The Japanese and International Economies*, 22, pp.187-206
- 大山聡 (2014), 日本半導体産業に必要な水平分業, 赤門マネジメント・レビュー, 13 巻 4 号, pp.167-178
- Omdia (2021), 令和 2 年度我が国におけるデータ駆動型社会に係る基盤整備 (電子デバイス産業及びその関連産業における市場動向及び政策動向調査), 経済産業省委託調査報告書, available from < [https://www.meti.go.jp/meti\\_lib/report/2020FY/000341.pdf](https://www.meti.go.jp/meti_lib/report/2020FY/000341.pdf) >, (参照日 2025 年 6 月 1 日)
- 鈴木良始, 湯之上隆 (2008), 半導体製造プロセス開発と工程アーキテクチャ論: 装置を購入すれば半導体は製造できるか, 同志社商学, 第 60 巻, 第 3 号・4 号, pp.54-154
- 立本博文, 藤本隆宏, 富田純一 (2009), アーキテクチャのダイナミズムと国際競争力の構築—半導体産業のアーキテクチャ分析—, MMRC DISCUSSION PAPER SERIES No.250, 東京大学ものづくり経営研究センター
- 山崎雅也 (2018), パワー半導体業界—電動化により成長加速, 野村証券株式会社財界観測, available from < [https://www.nomuraholdings.com/jp/services/zaikai/journal/w\\_201804\\_01.html](https://www.nomuraholdings.com/jp/services/zaikai/journal/w_201804_01.html) > (参照日 2025 年 6 月 1 日)
- Lisserre, M., Blaabjerg, F., & Hansen, S. (2005). Future Trends in Power Electronics. *IEEE Transactions on Industrial Electronics*, 52(3), 588-594.
- 矢野経済研究所, パワー半導体の世界市場に関する調査を実施 (2023), available from < [https://www.yano.co.jp/press\\_release/show/press\\_id/3270](https://www.yano.co.jp/press_release/show/press_id/3270) >, (参照日 2025 年 6 月 1 日)
- Yole Intelligence, Status of the Power Electronics report, (2023), available from < <https://news.mynavi.jp/techplus/article/20231013-2792073/> >, (accessed on 1 June, 2025)

## Consideration of Competitiveness Factors of Power Semiconductor Based on Architecture Analysis.

Eiji Shimosaka\*

Kuniaki Tanaka\*\*

### Abstract:

The global competitiveness of Japanese firms in the semiconductor industry has declined markedly since the 1990s, largely due to the loss of leadership in integrated circuits (ICs). In contrast, power semiconductors have remained an area of relative strength, making it essential to clarify the reasons for this persistence.

This study applies architecture theory to power semiconductors, focusing on insulated gate bipolar transistors (IGBTs). By analyzing both internal architecture (product–process relationships) and external architecture (device–system relationships), it demonstrates that power semiconductors follow an integral architecture, characterized by cyclic interdependence among function, structure, and process, and inseparability from system-level requirements such as wiring, cooling, and EMI.

The study contributes academically by extending the modular/integral dichotomy and proposing an integrated tripartite architecture (system–device–process). Practically, it highlights how accumulated design and process know-how underpins Japanese competitiveness and provides implications for the design and standardization of next-generation devices such as SiC and GaN.

### Keywords:

Integrated Circuits, Power Semiconductor, competitiveness factors, Architecture, Modular-type, Integral-type

---

\* Post-Master's Research Student, Graduate School of Technology Management, Ritsumeikan University

\*\* Professor, Graduate School of Technology Management, Ritsumeikan University

## 付 録

### 付録 A：技術解説（IGBT 構造変更事例）

#### バルク構造設計

バルク構造設計には、世代の古い順からパンチスルー型、ノンパンチスルー型、フィールドストップ型と大きく3世代の変遷があり、断面構造図を図 A-1 に示す。

パンチスルー型は、一般的に MOS トランジスタ全般で使用される用語で、ソースとドレイン間に大きな電圧が印加されると、P ベースとドレイン間の空乏層が拡がり、ソースとドレイン間がつながって導通状態となり、スイッチング素子として機能を果たさなくなる現象をいう。

パンチスルー型 IGBT は、IGBT がオフの際に空乏層がコレクタ側まで伸びることをいい、1980 年代に考えられ用いられた方法である。コレクタ側にエピタキシャル成長層を成長されたウエハを使用し、コレクタ側に高注入し低オン電圧を実現していた。同時にターンオフ時に高注入されたキャリアを速やかに消去する必要があるために、ライフタイムコントロール技術を適用し、低オン電圧と低スイッチング損失を実現していた。しかし、この方法では特性改善に限界があることや、オン電圧にバラツキが生じることなどのデメリットが課題となっていた。

ノンパンチスルー型 IGBT は、パンチスルー型の弱点を克服する為に開発され、エピタキシャル成長は用いずウエハを薄くして裏面から不純物を注入する構造が特徴である。IGBT がオフの際に空乏層がコレクタ側まで伸びないことからノンパンチスルー型と呼ばれ、エピタキシャルウエハを用いないことから結晶欠陥の影響を受けにくいことや、ウエハを薄くし裏面からイオン注入することでコレクタ層を形成することで、ライフタイム制御が不要となり、コレクタからのキャリア注入量を正確に制御できるようになった。またウエハ薄化により、高輸送効率と低オン電圧を達成した。しかし、パンチスルーしないように N-ドリフト層がパンチスルー型より厚くなる課題があった。

更なる特性改善で開発されたのが、フィールドストップ型である。ノンパンチスルー型のコレクタ層（P+層）の上に濃い N+層を形成し、電界を止めるフィールドストップ層を形成したことにより、パンチスルー型 IGBT の N-ドリフト層並みの厚さを実現し、かつノンパンチスルー型のコレクタ注入制御を併せ持つことにより大幅に特性を改善した。以上、IGBT の 3 世代にわたる代表的なバルク構造の変遷から、パワー半導体は、他の半導体には無い裏面加工工程を必要とし、特性改善にバルク構造設計が大きく影響していることが分かる。

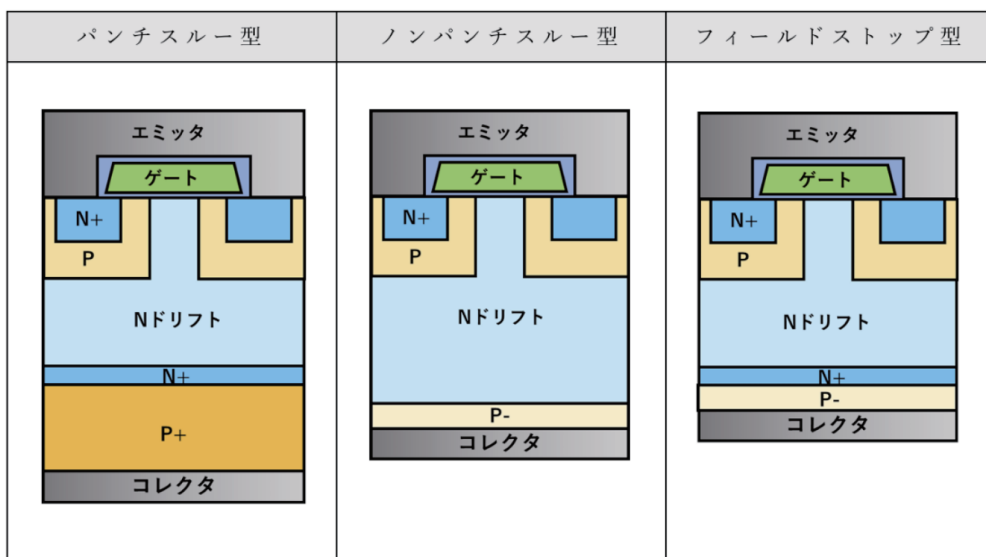


図 A-1 バルク構造の変遷

### 表面構造設計

表面構造の代表的な性能向上は、図 A-2 に示すようにゲート構造をプレーナー型からトレンチ型にすることで微細化したことである。トレンチ型は、シリコンウエハ内に溝を作りゲート電極を埋め込むことで、ゲート下のキャリア密度を上げて低オン電圧化を実現している。ゲート電極が横型から縦型になり、横方向が短くなった分、チップ面積を小さくすることが可能となった。ただし、現在の IC の最小寸法が 10nm 以下に対し、パワー半導体は 130nm 付近であり、半導体全体から見ると微細とはいえない寸法幅である。この構造は、現在のパワー MOSFET、IGBT に多く採用されている。

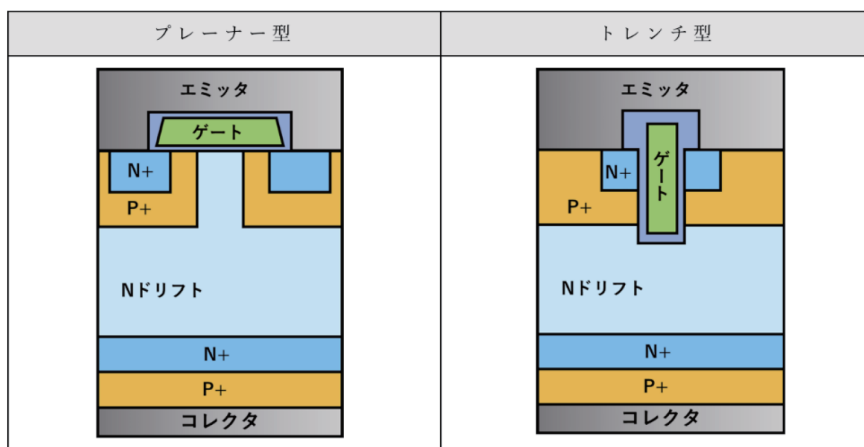


図 A-2 プレーナー型ゲート構造、トレンチ型ゲート構造断面比較

表面構造について、トレンチ構造をベースに発展形として生み出された構造もある。東芝、三菱電機で過去開発された断面構造を図 A-3 に示し、特性向上点を説明する。

東芝では、高耐压型の IGBT として IEGT (Injection Enhanced Gate Transistor) を開発している。IGBT に比べて、深く幅の広いトレンチゲート電極を設けているため、エミッタ電極へ抜ける抵抗が高くなり、キャリアの抜けが抑制される。その結果、キャリアの蓄積が起き、N ベースのキャリア分布がエミッタ電極側で増加する。このゲート構造の採用により、高耐压化しても電圧降下の増大を抑えることを実現した（家坂他, 2000）。

三菱電機では、CSTBT (Carrier Stored Trench Bipolar Transistor) を開発している。CSTBT は、P ベース層下に電荷蓄積層を設けることでオン状態時にダイオードに近いキャリア密度分布を持ち、従来のトレンチ IGBT よりも更に低オン電圧化を実現した（Takahashi, H., and Tomomatsu, Y., 2001）。

このように各社が独自新しい構造を開発し、他社より性能が良いパワー半導体を開発することで、他社との差別化を図っていることが分かる。

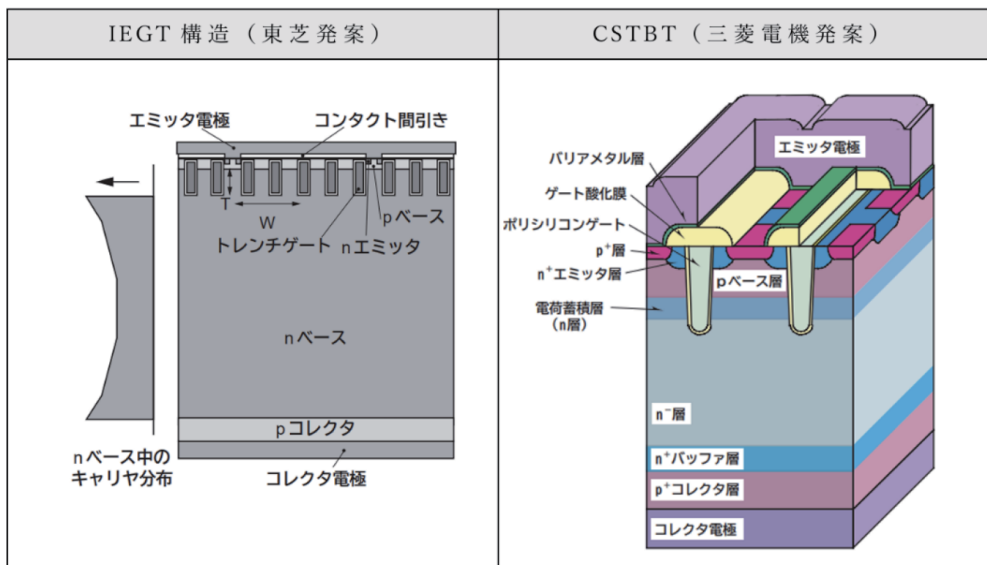


図 A-3 トレンチ型 IGBT の発展型断面構造一例

