

LSI概論(11)

大規模記憶回路(メモリ)

講義内容

- | | | | |
|------|------------|----|-------------------------|
| (1) | 9月27日 (土) | 山内 | 導入(MELPEC, 講義ガイダンス, 実物) |
| (2) | 9月29日 (月) | 藤野 | MOSTランジスタとCMOS回路 |
| (3) | 10月 6日 (月) | 藤野 | 論理回路と論理ゲート |
| (4) | 10月11日 (土) | 藤野 | LSIの製造フロー |
| (5) | 10月20日 (月) | 藤野 | 基本レイアウト |
| (6) | 10月27日 (月) | 藤野 | CMOS回路の電気特性 |
| (7) | 11月10日 (月) | 藤野 | 組み合わせ論理回路 |
| (8) | 11月17日 (月) | 山内 | 演算回路1 (データ形式) |
| (9) | 12月 1日 (月) | 山内 | 演算回路2 (演算器) |
| (10) | 12月 8日 (月) | 山内 | 記憶回路(レジスタとレジスタファイル) |
| (11) | 12月15日 (月) | 藤野 | 大規模記憶回路(メモリ) |
| (12) | 12月22日 (月) | 藤野 | LSIの実装技術(+小テスト) |
| (13) | 12月23日 (火) | 山内 | EDAによるLSIの設計と製造フロー 1 |
| (14) | 1月 5日 (月) | 山内 | EDAによるLSIの設計と製造フロー 2 |

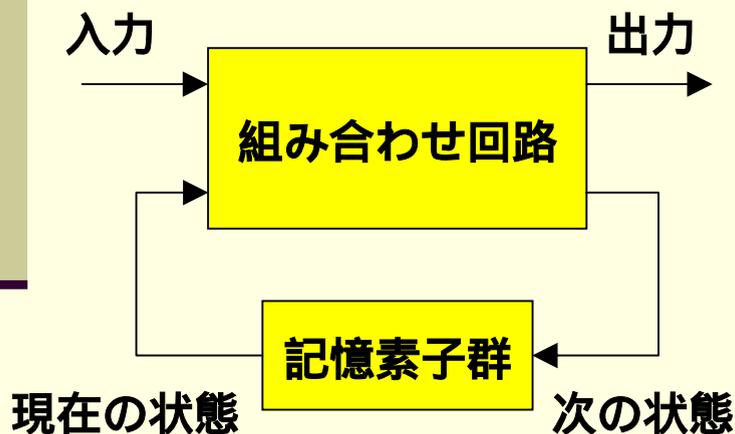
【小テスト出題範囲】
組み合わせ論理回路とメモリ

本日の講義内容

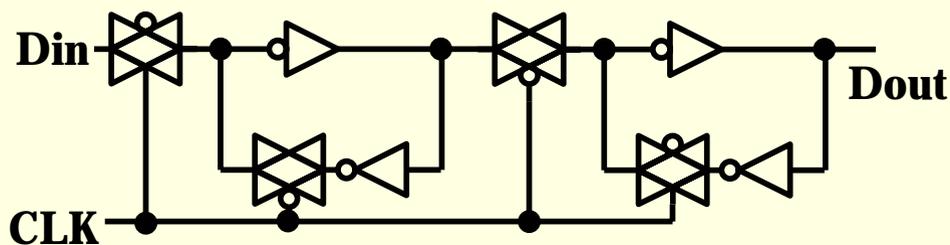
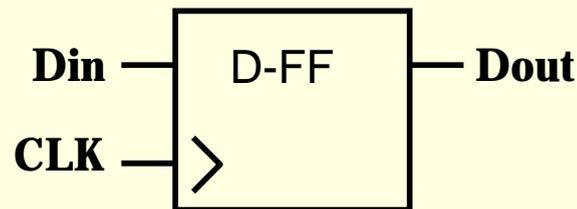
- 大規模メモリの種類と用途
- パソコンで使われているメモリ
 - キャッシュメモリ
 - メインメモリ
 - ICメモリカード
- SRAMの構造と動作
- DRAMの構造と動作
- 不揮発性メモリの種類
 - マスクROMの構造と動作
 - EPROMの構造と動作
 - フラッシュメモリの構造と動作

大規模半導体メモリ回路

- 順序回路(演算回路)中で計算過程の一時的な記憶としては,通常D-FFが使用される
- プログラムデータや,画像や音楽などの処理データは大規模メモリ回路が使用される.



順序回路の構成



大規模半導体メモリの種類

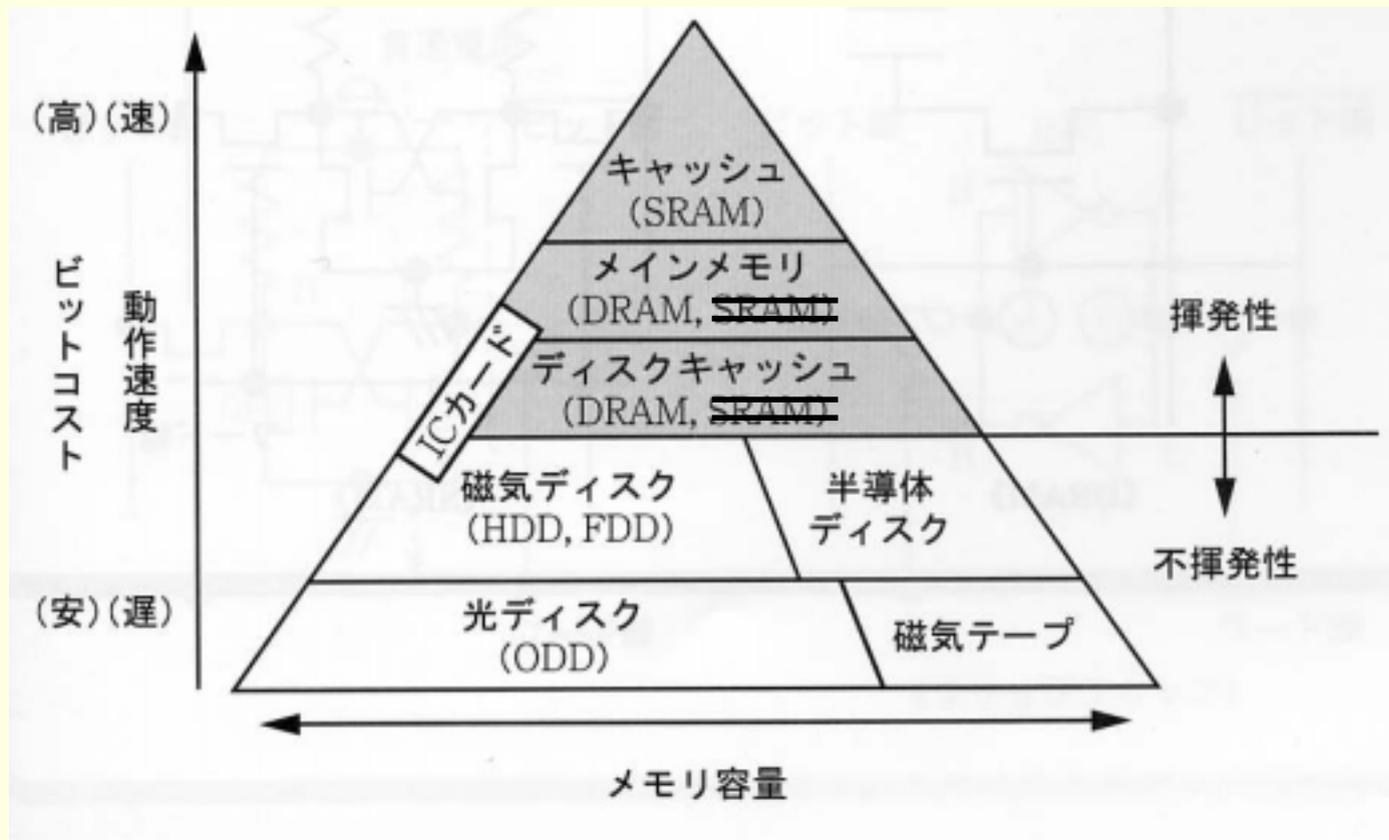
- 揮発性メモリ: 電源を切るとデータが消える
 - DRAM (Dynamic Random Access Memory)
 - SRAM (Static Random Access Memory)
- 不揮発性メモリ: 電源を切ってもデータが消えない
 - マスクROM (Read Only Memory) 書き換え不可能
 - プログラマブルROM (PROM)
 - EPROM(Electrically Programmable ROM)
 - EEPROM(Electrically Erasable PROM)
 - フラッシュメモリ
 - FeRAM (Ferro-electric RAM)

書き換え可能

従来不揮発性メモリのデータ書き換えは非常に時間がかかるため、ROMと呼ばれてきたが、不揮発でありながら高速書き換え可能なデバイスが開発され、RAMと呼ばれている。(FeRAM)

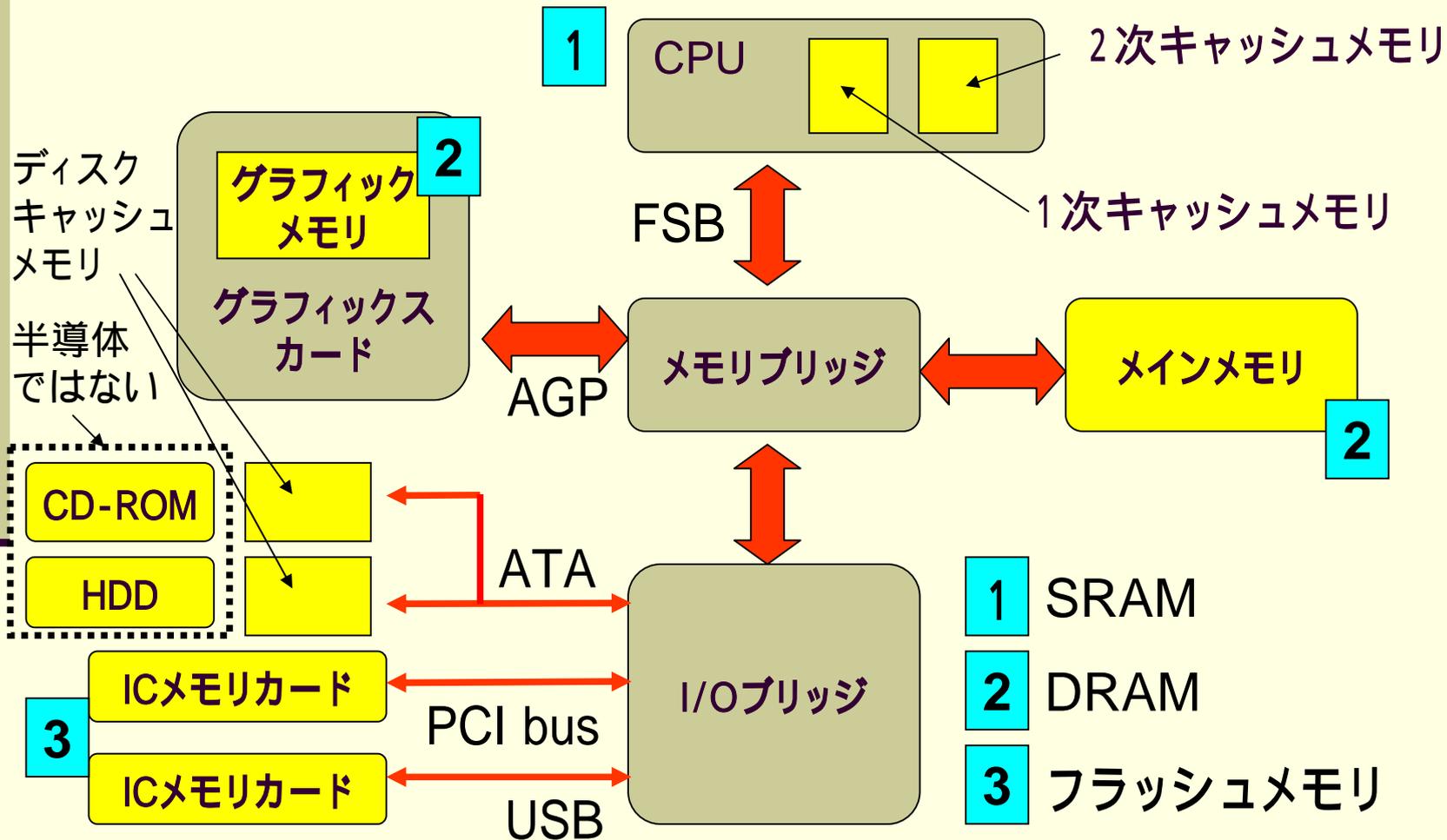
コンピュータにおけるメモリ階層

- 下記のような構造になっているが、実際のPCシステムで見よう



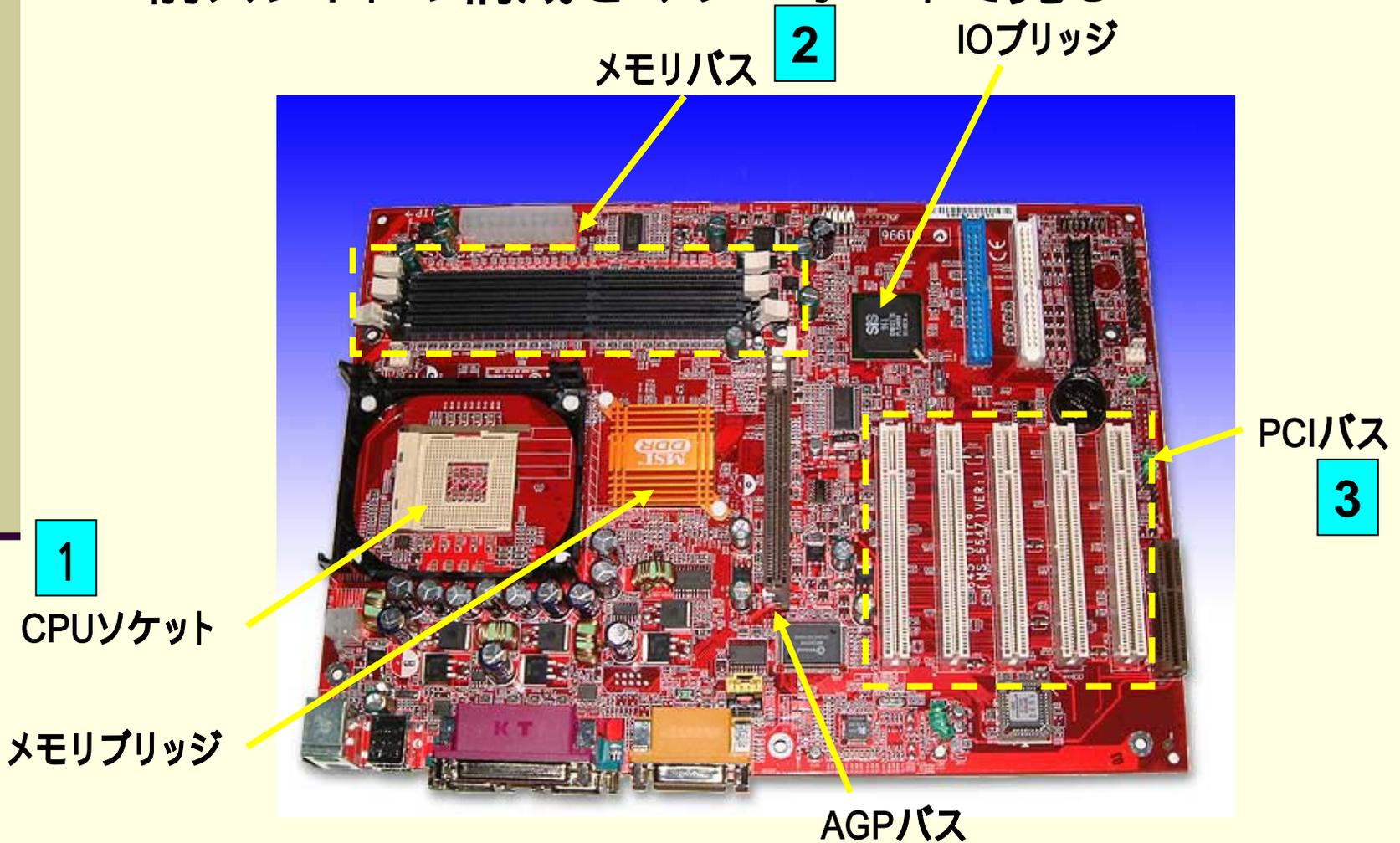
大規模半導体メモリ回路の用途

■ パソコン(PC)システム中には様々なメモリがある



PCの内部構成

■ 前スライドの構成をマザーボードで見る

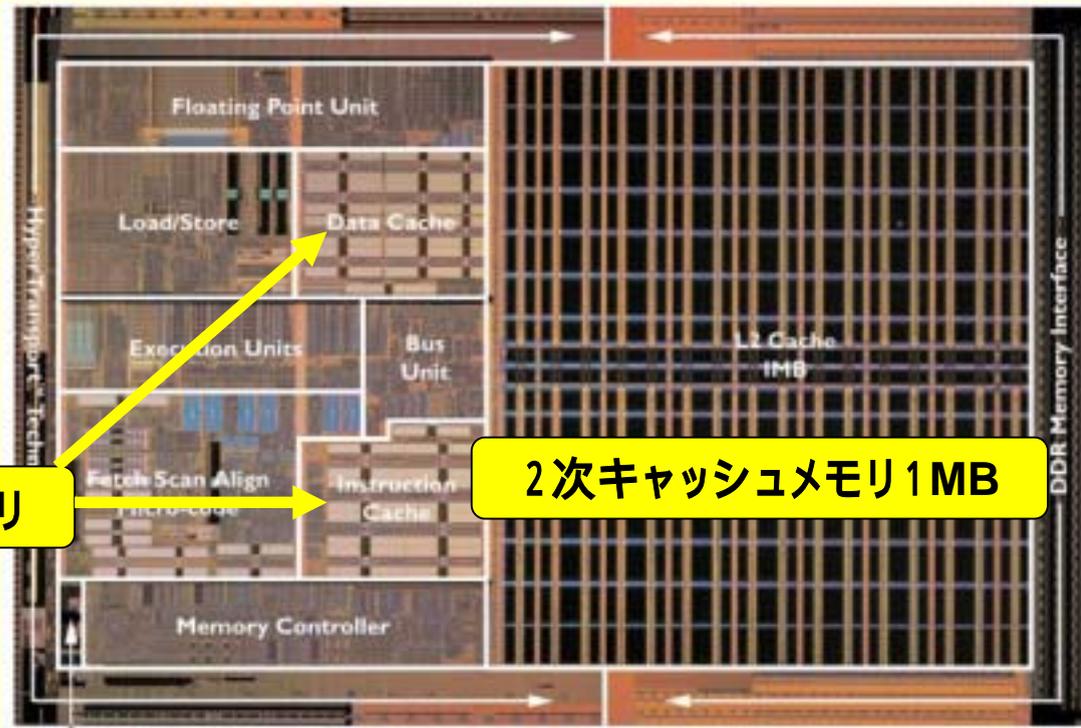


CPU中のメモリ 1

- CPUの速度向上に対して外部のメモリのアクセスが遅いため、よく使う記憶データをCPU上にキャッシュメモリとして確保するようになった
- キャッシュメモリも1次, 2次キャッシュと階層化されており, 最近では3次キャッシュを持つものもある.
- 高速動作が可能なSRAMが使用されている

AMD Athron64

- ・0.13 μ mルール
- ・トランジスター数
1億500万
- ・ダイサイズ
193平方mm

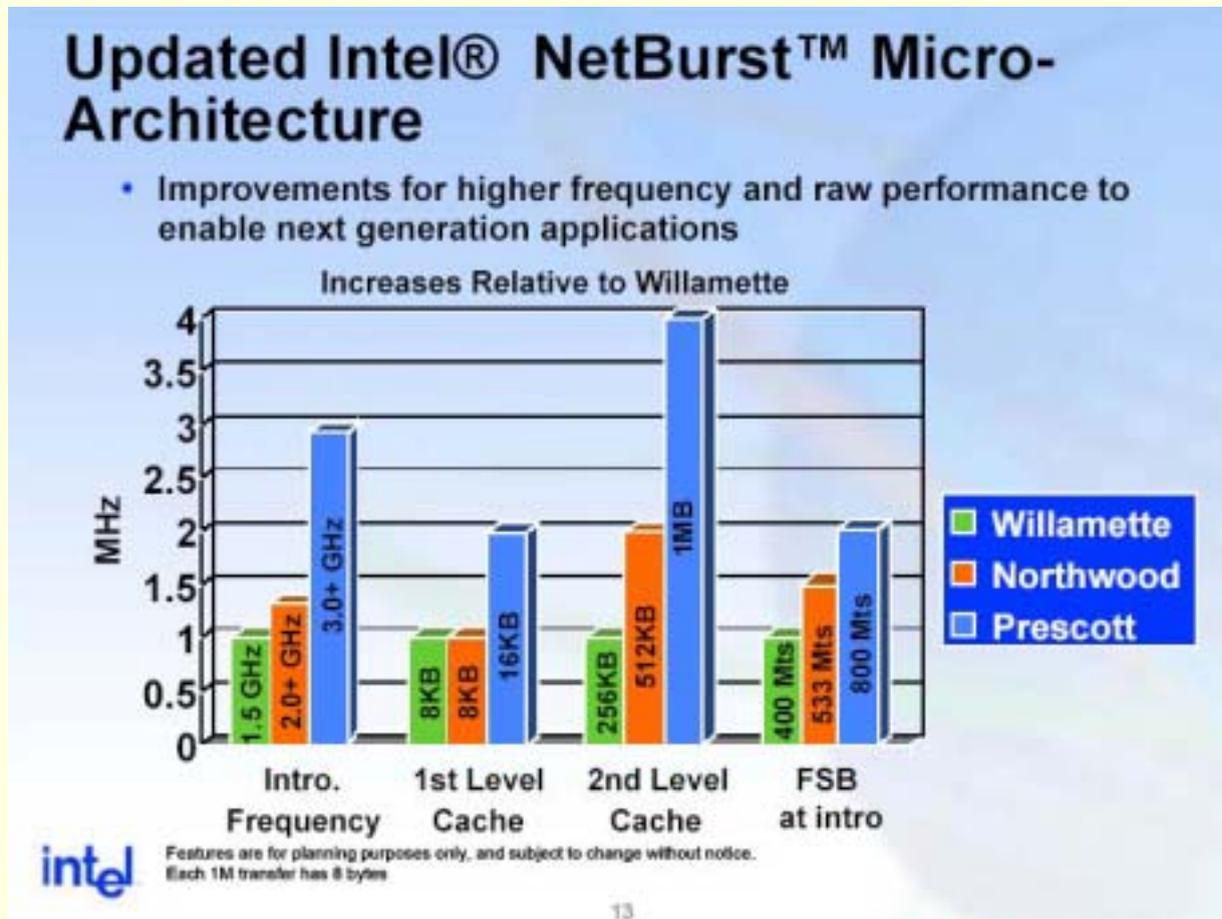


1次キャッシュメモリ

2次キャッシュメモリ 1MB

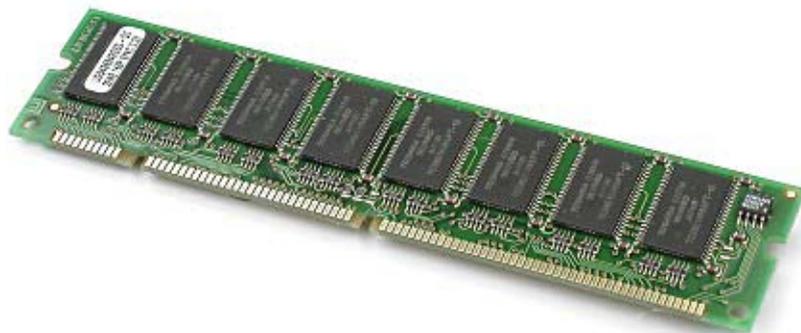
キャッシュメモリの容量 1

- CPU速度の向上, 高性能化への要求からキャッシュメモリの容量は増え続けている(インテルPentium4の例)

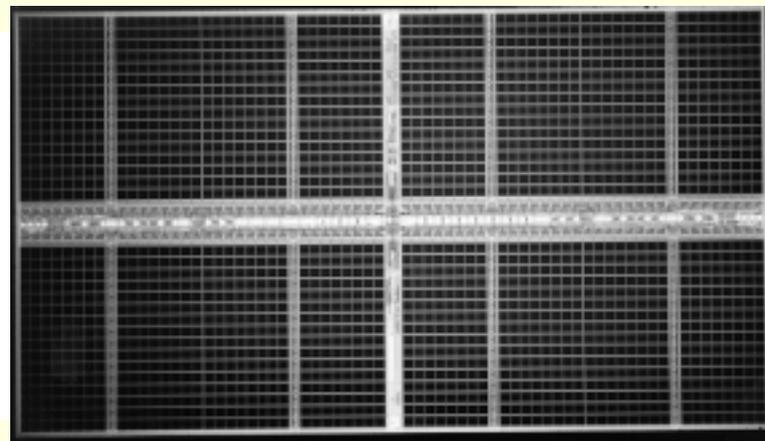


メインメモリ 2

- コンピュータの主記憶として、プログラムやデータなどを記憶
- SRAMより安価なDRAMが使用されている
- 様々なメモリインターフェースがある
 - SDRAM(シンクロナスDRAM)
 - DDR-SDRAM(ダブルデータレートSDRAM)
 - RDRAM(ラムバスDRAM)



メモリモジュール(168ピンDIMM)



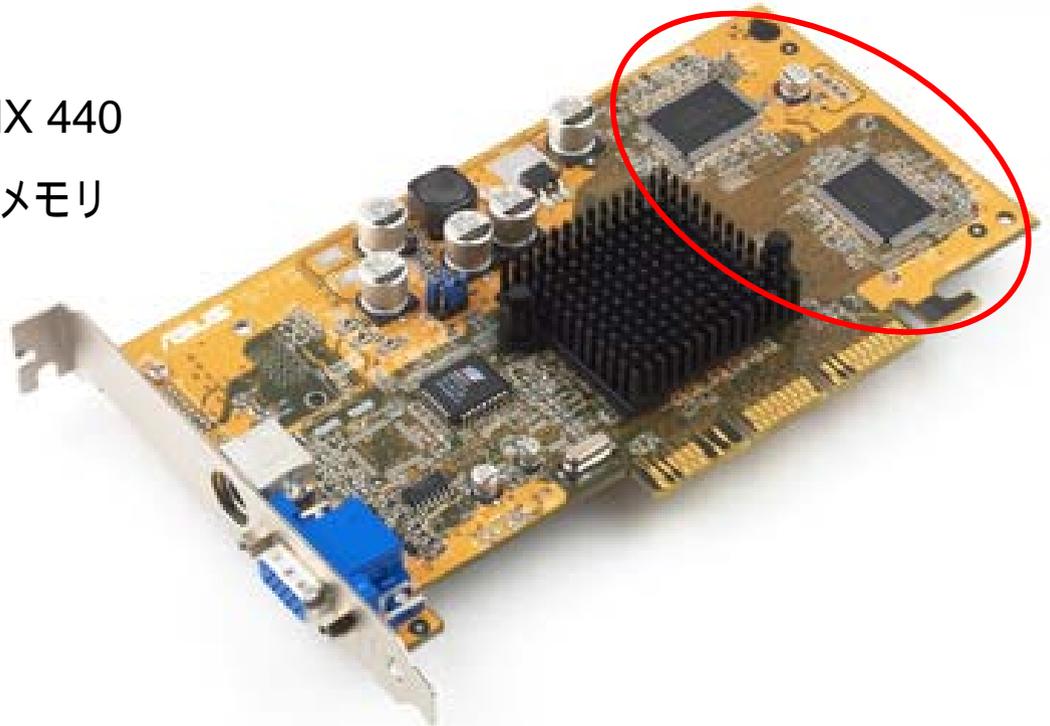
256MbitDRAM(プロトタイプ)チップ写真
三菱電機技術報告1998年3月号より引用

グラフィックカード **2**

- メインメモリと同じくDRAMが使用されている
- メインメモリよりもメモリアクセスが高速であることが求められ、高速のインターフェースで、高速のクロック周波数で動作するメモリが使用される

ASUSV8170 DDR/T

- ・NVIDIA® GeForce 4 MX 440
- ・高速64MB DDR ビデオメモリ
- ・6.4 GB/秒バンド幅



ICメモリ(カード) 3

- フラッシュメモリカードとも呼ばれ、電氣的に書換え可能なフラッシュメモリが使われている。
- 不揮発性であることから、デジカメやMP3音楽再生機などで使用される。
- コンパクトフラッシュ、SDメモリカード、メモリースティックなど様々な規格があり、形状が異なる。
- USBメモリとよばれる、USBポートに直接接続できるタイプもある



コンパクトフラッシュメモリカード



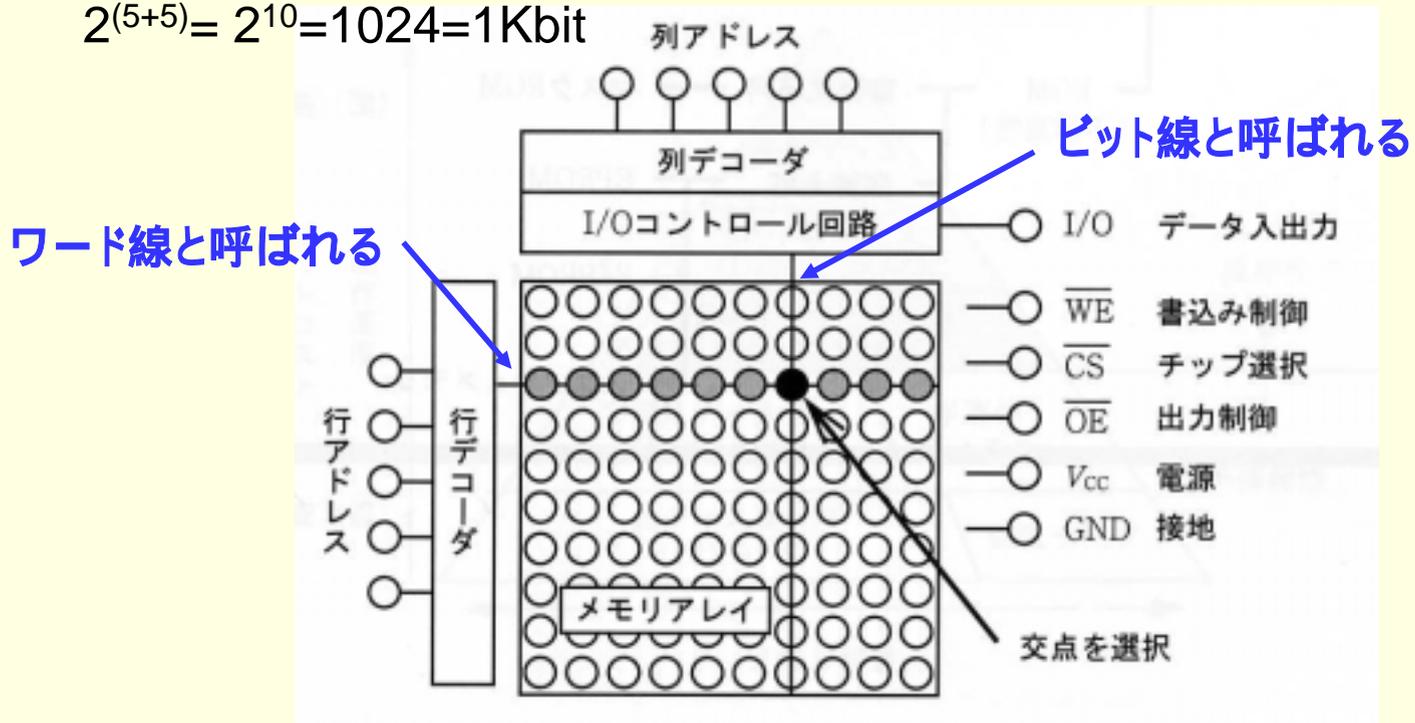
USBメモリ

メモリ内部の基本構成

■ メモリの3主要構成要素

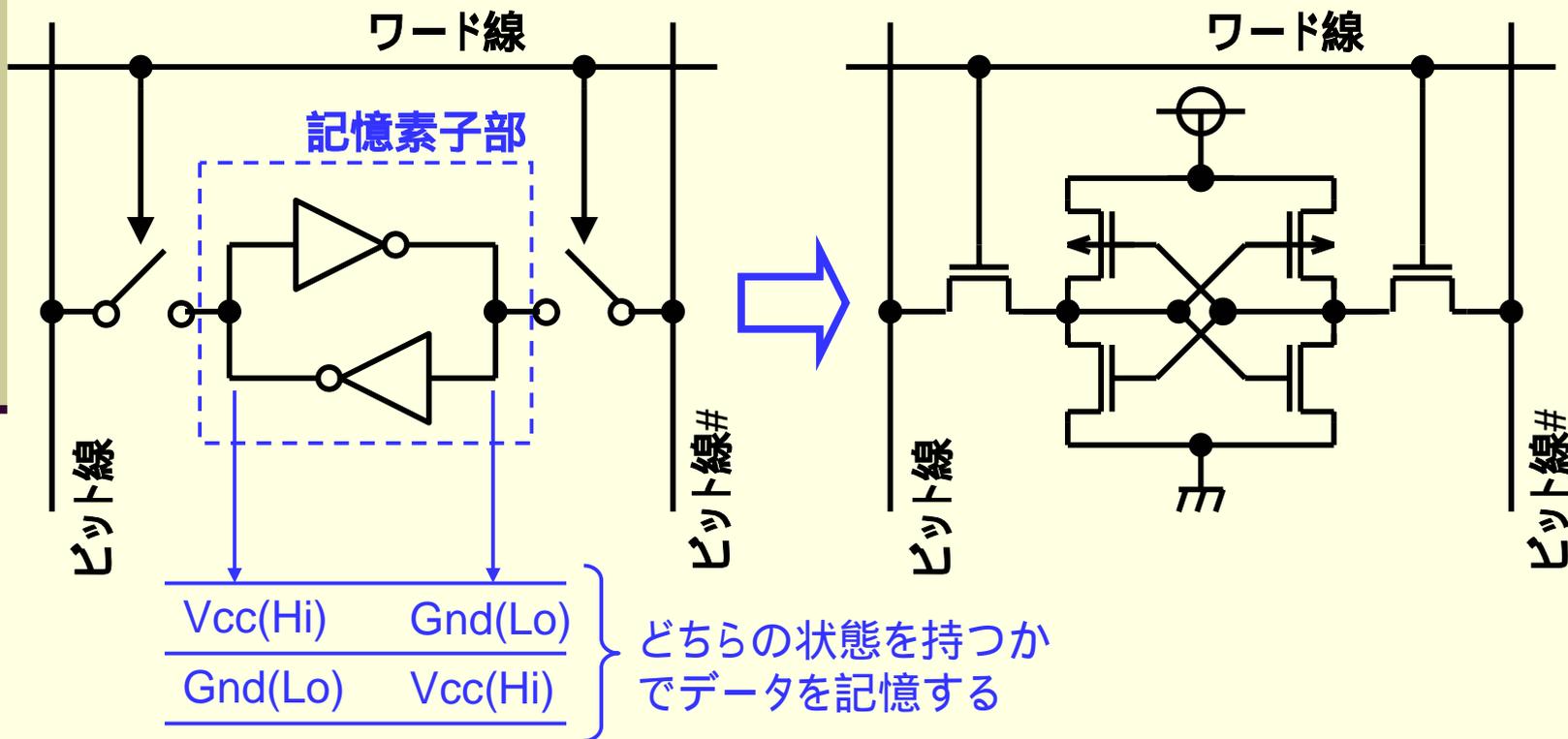
- メモリセルを碁盤目状に規則正しく配列
- 読出し(書込み)したいセルの行と列を選択するためのデコーダ
- セルに対する読み書きをするI/Oコントローラ回路

■ 行アドレスが5ビット, 列アドレスが5ビットのメモリの容量は $2^{(5+5)} = 2^{10} = 1024 = 1\text{Kbit}$



SRAMメモリセル

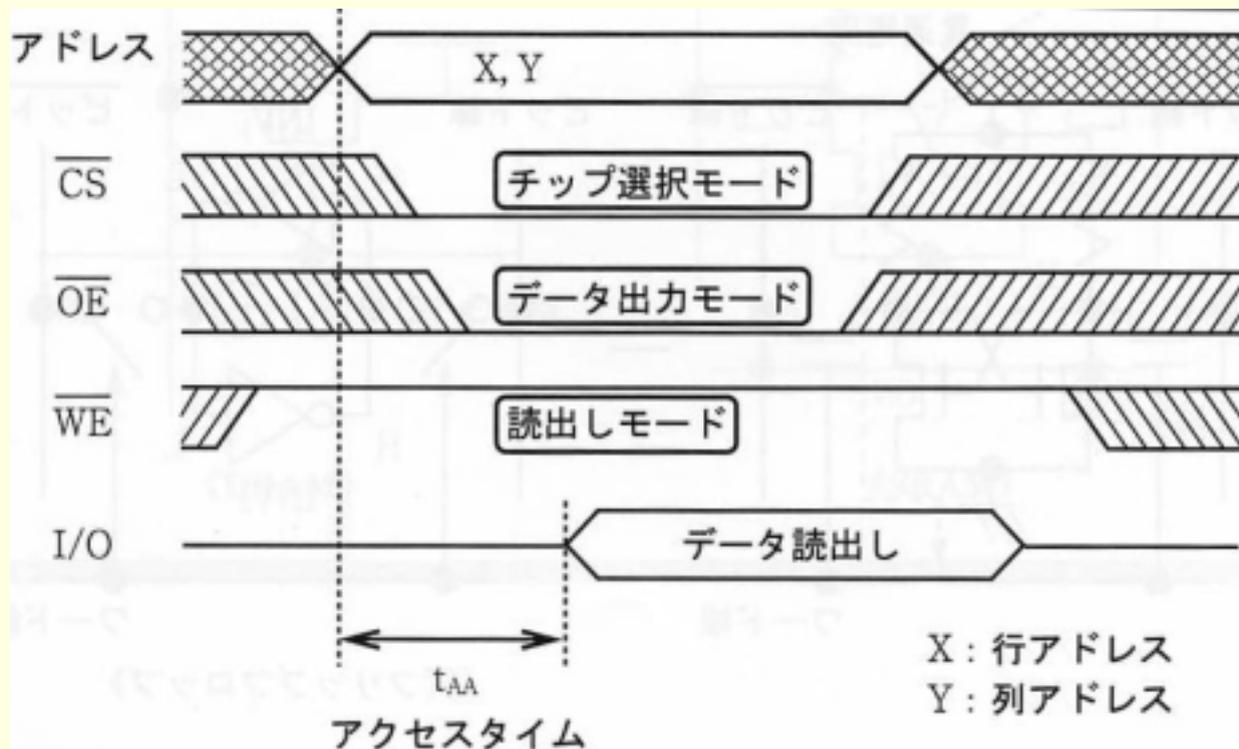
- データを記憶しているトランジスタ4個と、それらに対してデータを読み書きするためのトランジスタ2個の6個のトランジスタで構成される。(CMOS型の場合)



非同同期式SRAMのタイミング

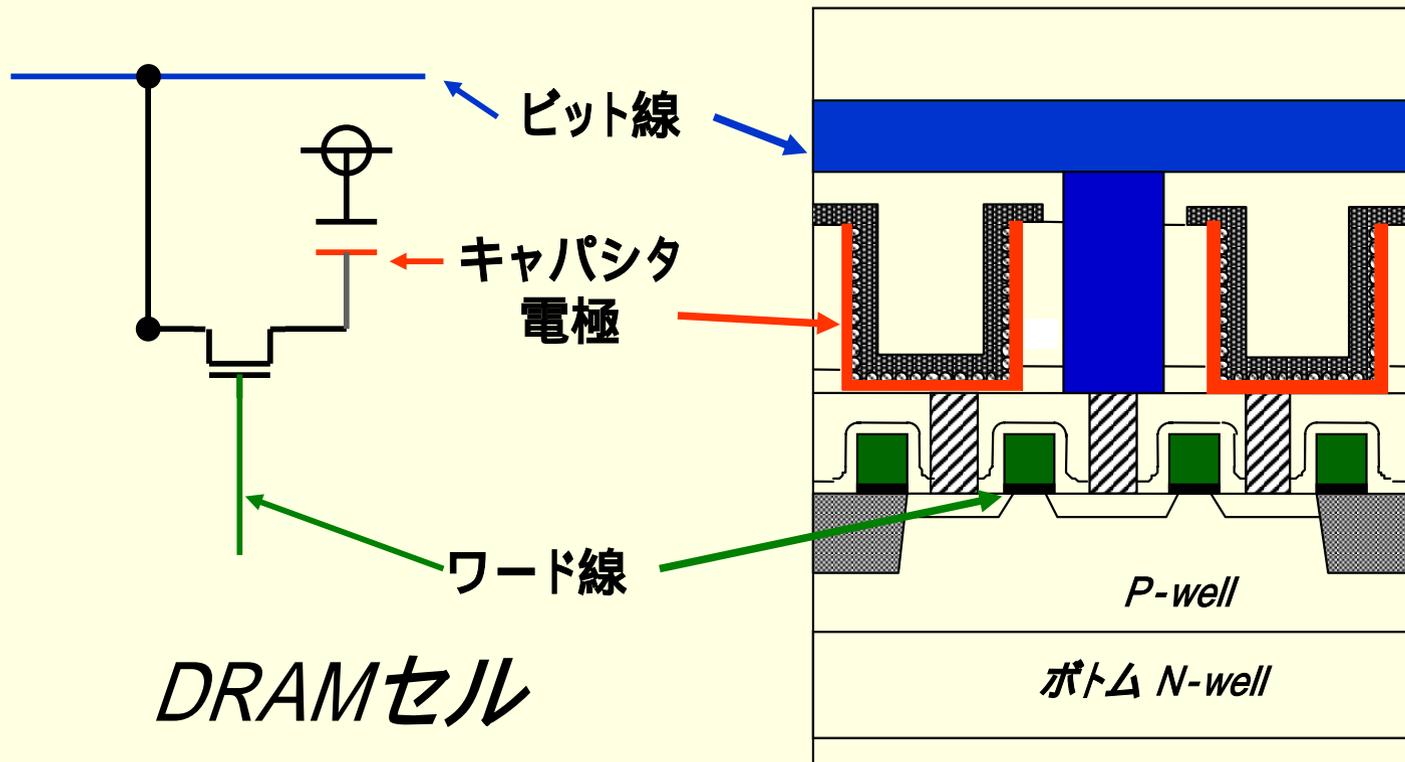
■ チップコントロール信号

- $\overline{\text{CS}}$ (チップセレクト) : Loのときデバイス選択
- $\overline{\text{WE}}$ (ライトイネーブル) : Loのとき書き込み
- $\overline{\text{OE}}$ (Outputイネーブル) : Loのときデータ出力



DRAMセル

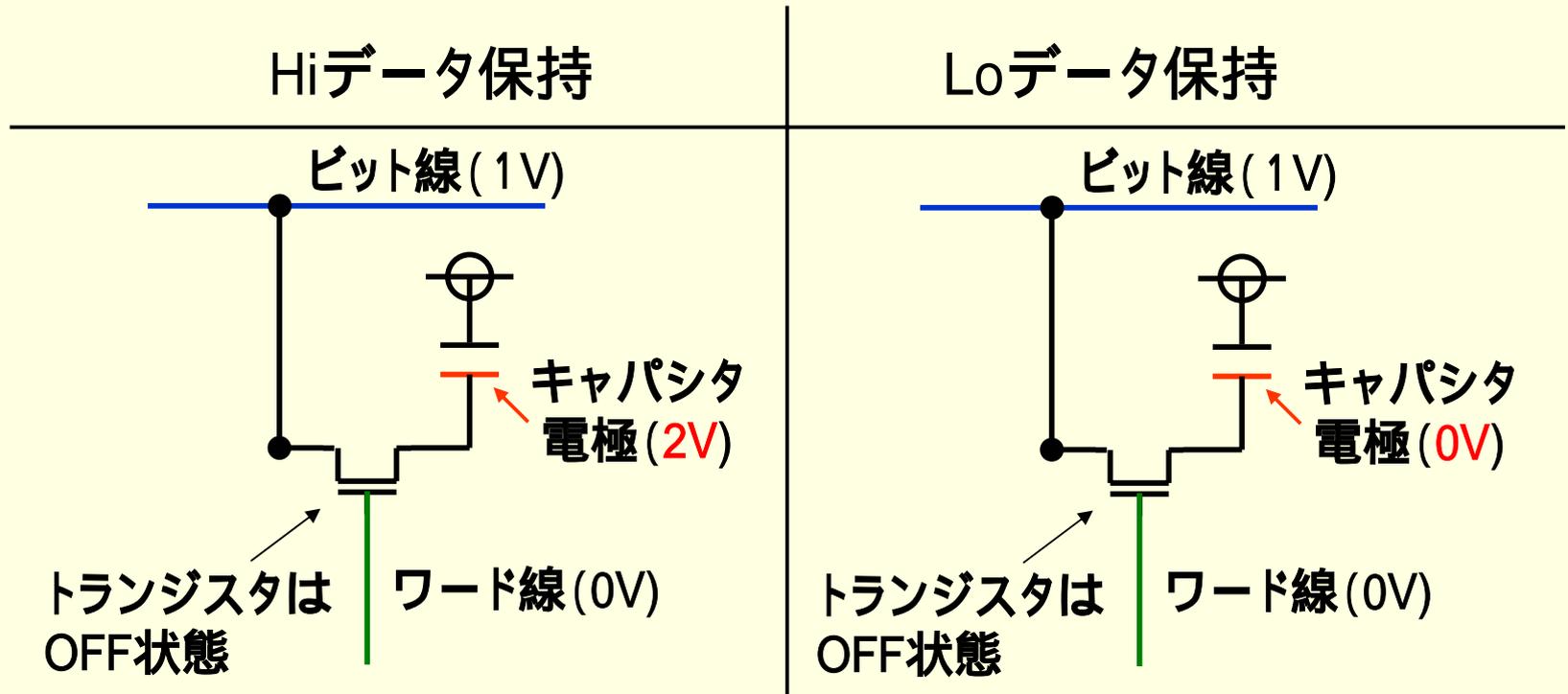
- 1トランジスタと1キャパシタで構成しキャパシタ電極電位がVccかGndのどちらであるかによってデータを保持する
- キャパシタの電荷は時間がたつとなくなってしまうので定期的に電荷を再書き込みするリフレッシュ動作が必要



DRAMデータ(データ記憶時)

■ 電圧振幅2VのDRAMアレイの場合

- “Hi”データ: キャパシタ電極 = 2V
- “Lo”データ: キャパシタ電極 = 0V



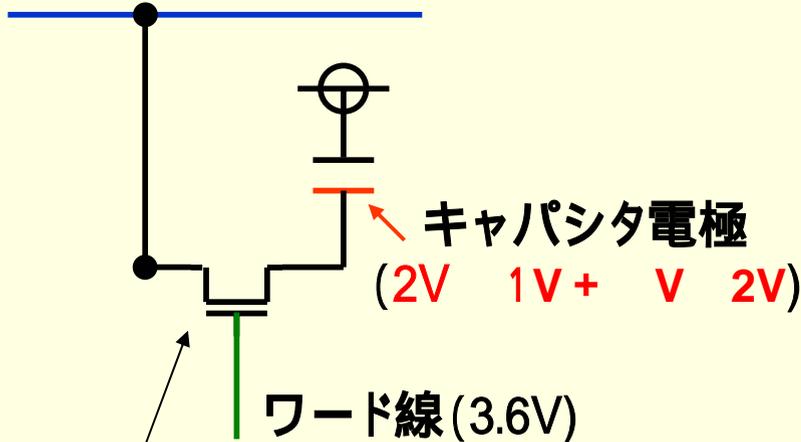
DRAMデータ(データ読出し時)

- キャパシタとビット線の電荷再配分によってビット線に V の電位が発生し、それをセンスアンプで増幅することでデータが読み出される。
- 読み出されたデータは再びキャパシタ電極に書き込まれる

Hiデータ読出し

ビット線

$1V + V 2V$

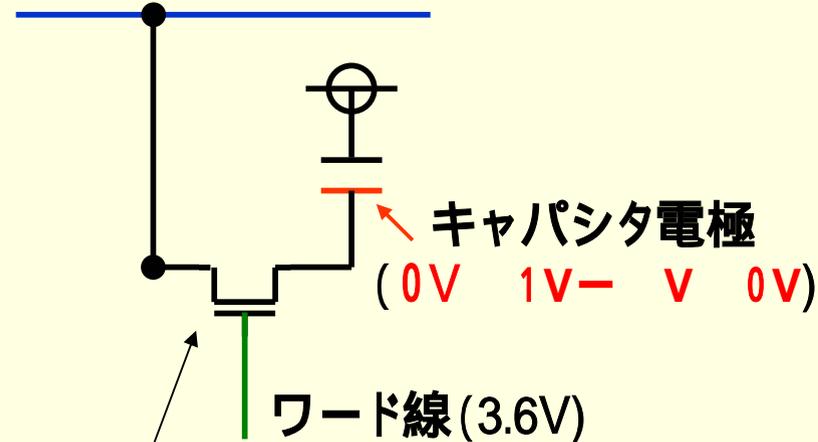


トランジスタは
ON状態

Loデータ読出し

ビット線

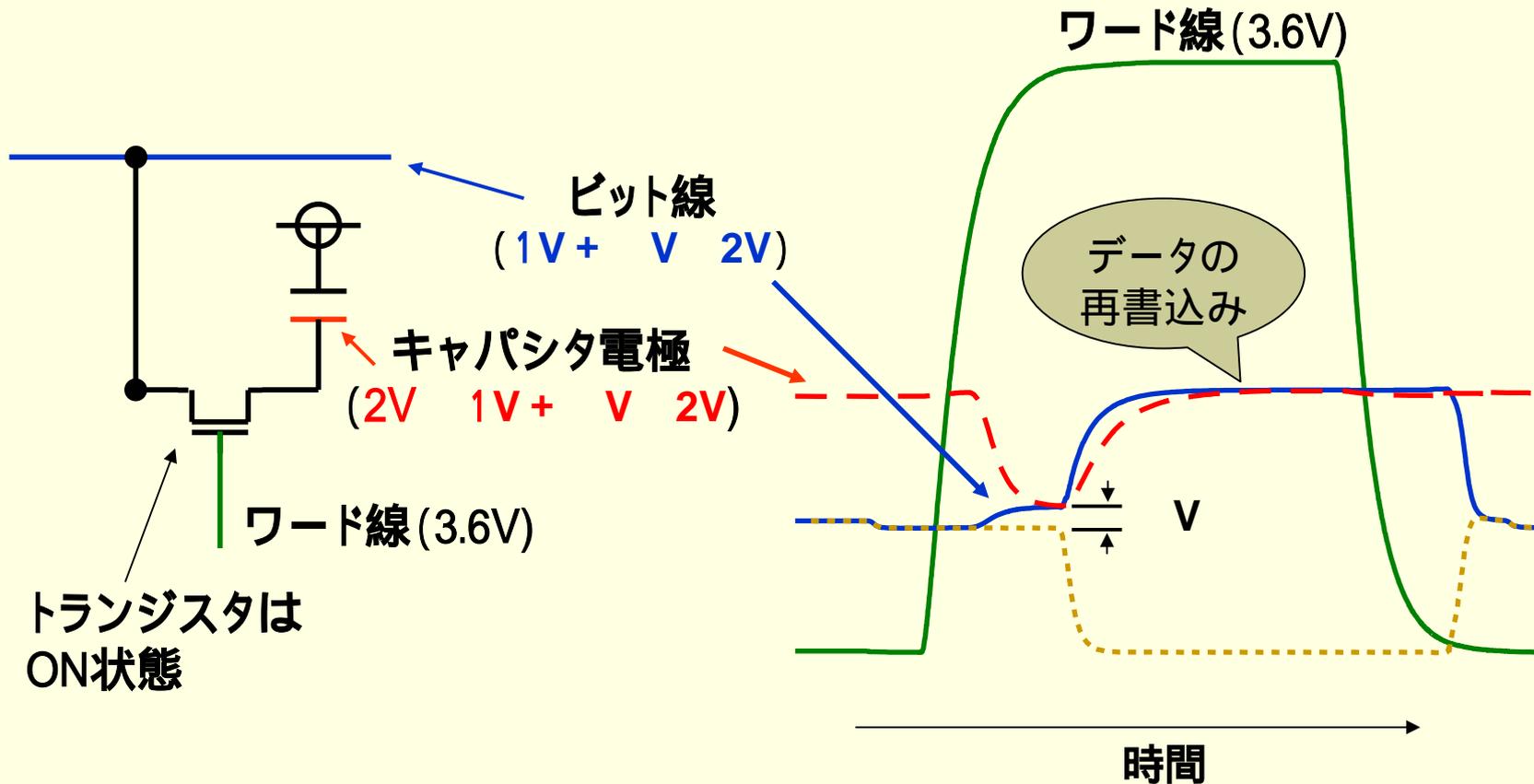
$1V - V 0V$



トランジスタは
ON状態

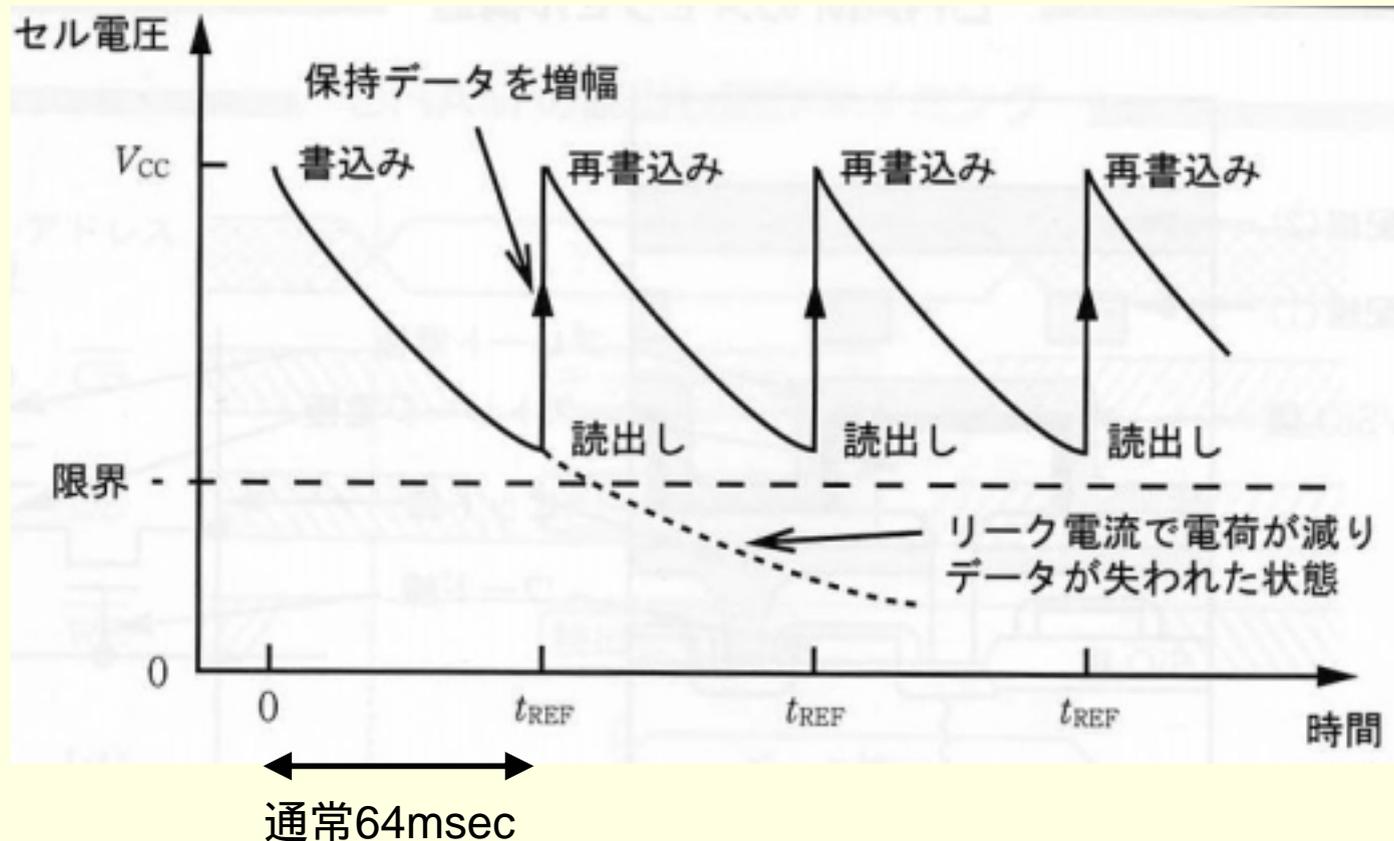
DRAMのセンス動作波形

- キャパシタとビット線の電荷再配分によってビット線に V の電位が発生し、それをセンスアンプで増幅することでデータが読み出される。
- 読み出されたデータは再びキャパシタ電極に書き込まれる



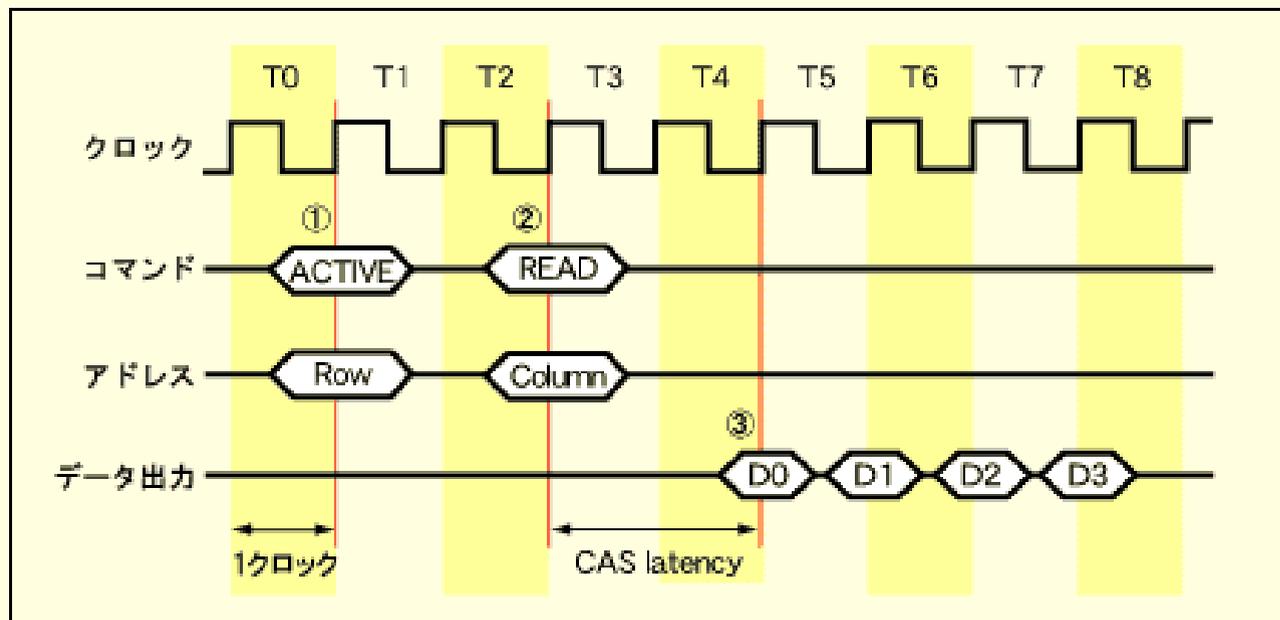
DRAMリフレッシュ動作

- 定期的に読出し動作を行って保持データを再生している



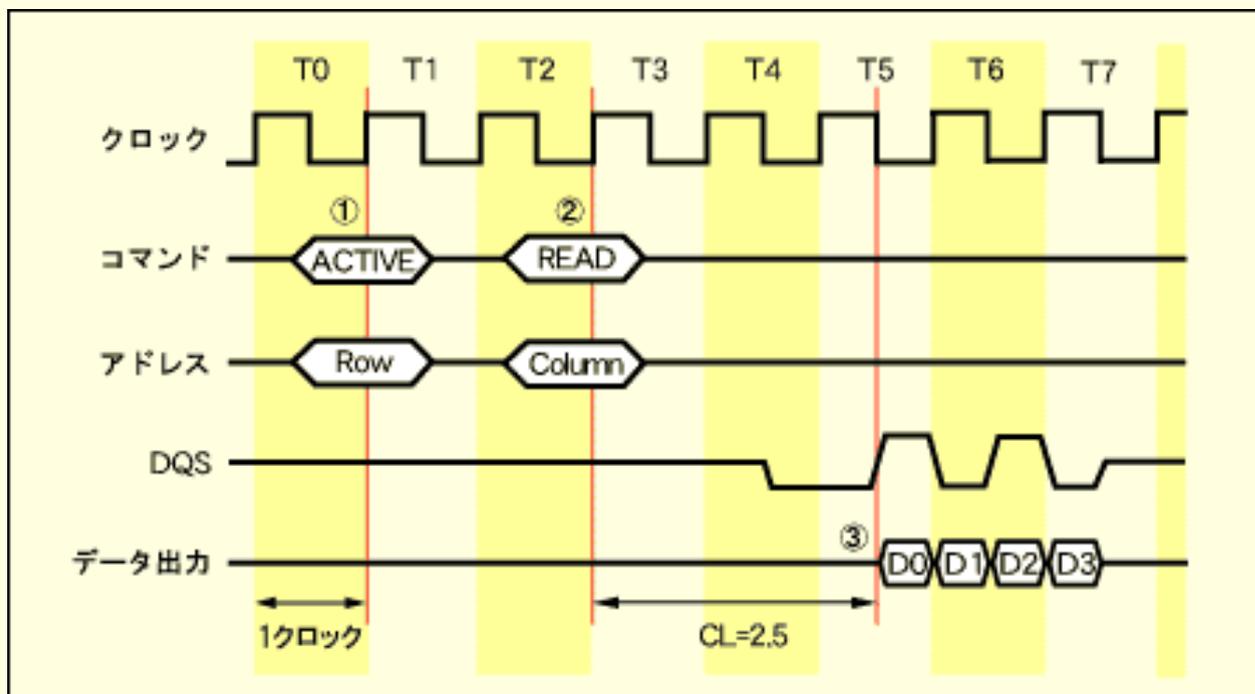
SDRAMのタイミング

- SDRAM (Synchronous DRAM: 同期式DRAM) ではクロックに同期して命令やアドレスが読み込まれる
- SRAMと異なり, 行 (Row) アドレスと列 (Column) アドレスは別のタイミングで指定される. これをアドレスマルチプレクスと呼ぶ
- アドレスマルチプレクスにより, アドレス信号線を削減でき, また, 同じ行アドレス上の別の列アドレスのデータは高速にアクセスすることが可能となる.
- PC133: クロックが133MHzで64bitバスでのピークデータ転送レートは1064MB/sec



DDR-SDRAMのタイミング

- DDRとはDouble Data Rateの略
- メモリのピークデータ転送速度を倍にするために、クロックの立上がり、立下りの両エッジでデータを入出力できるようにした。
- PC2100:クロックが133MHzで64bitバスでのピークデータ転送レートは2128MB/sec PC133の倍
- PC2700:クロックは166MHz

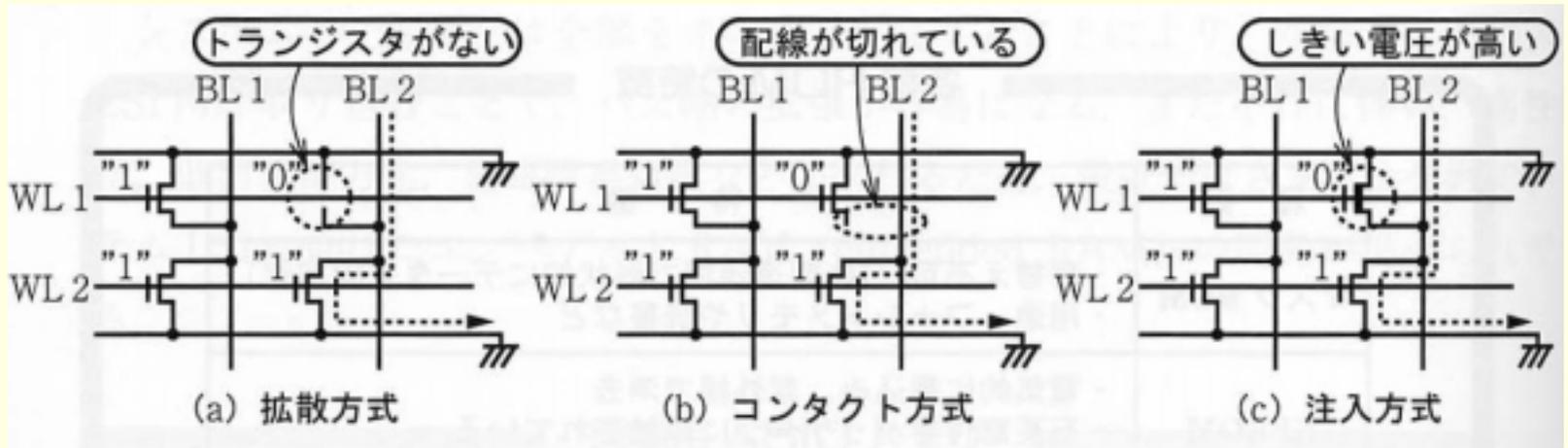


各種不揮発性メモリの特徴

種類	特徴
マスク ROM	<ul style="list-style-type: none">・ 書替え不可（IC 製造過程で形状的にデータを固定化）・ 用途：フォントメモリや辞書など
EPROM	<ul style="list-style-type: none">・ 電氣的に書込み，紫外線で消去・ 石英窓付きパッケージに収納されている・ 用途：BIOS，ブートプログラムの格納など
E ² PROM	<ul style="list-style-type: none">・ 電氣的に書込みと（バイト単位の）消去が可能・ メモリセルが大きいいため，大容量化に不向き・ 用途：携帯電話，オーディオ，計測器など
フラッシュメモリ	<ul style="list-style-type: none">・ 電氣的に書込みと（ブロック一括の）消去が可能・ メモリセルが小さく，大容量化が容易・ 用途：デジタルカメラ，携帯型オーディオ用メモリカード，携帯電話など

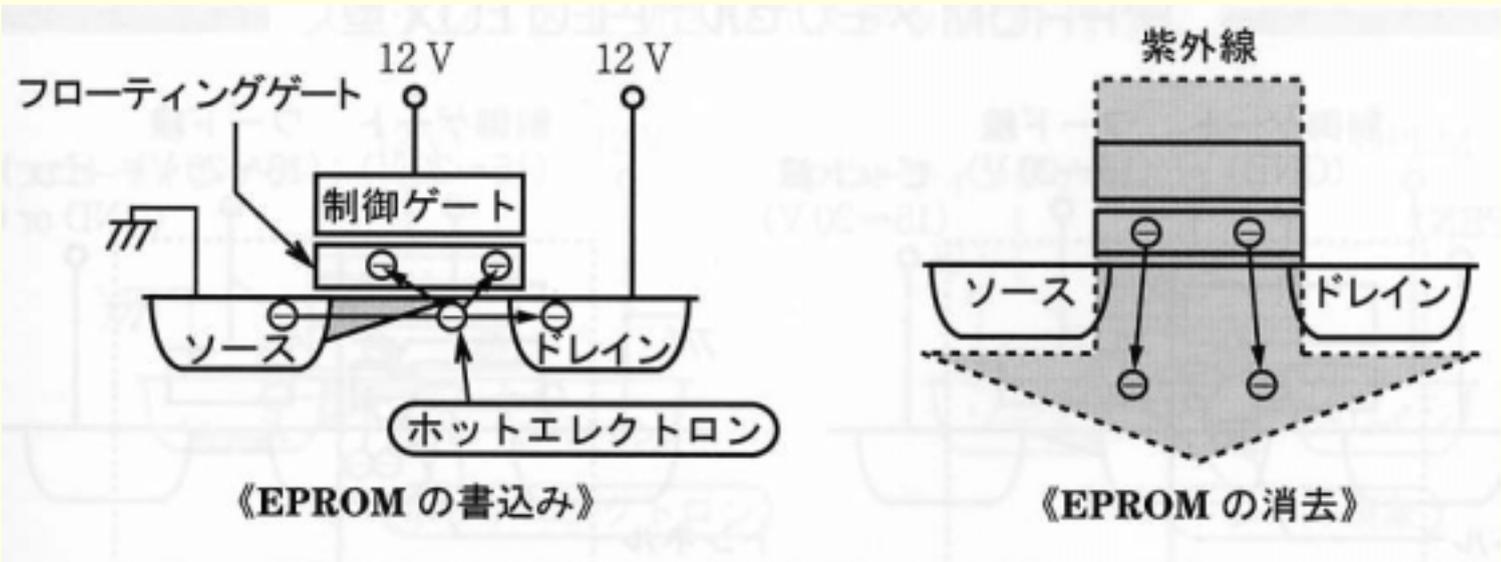
マスクROM

- ユーザー指定のデータをLSI製造時に書込み，書換え不可
- ワード線につながるトランジスタを通して，ビット線に電流が流れる場合を"1"，流れない場合を"0"としてデータをプログラムする
- データのプログラムには，(1)拡散方式 (2)コンタクト方式 (3)注入方式の3種類の方式が使われている



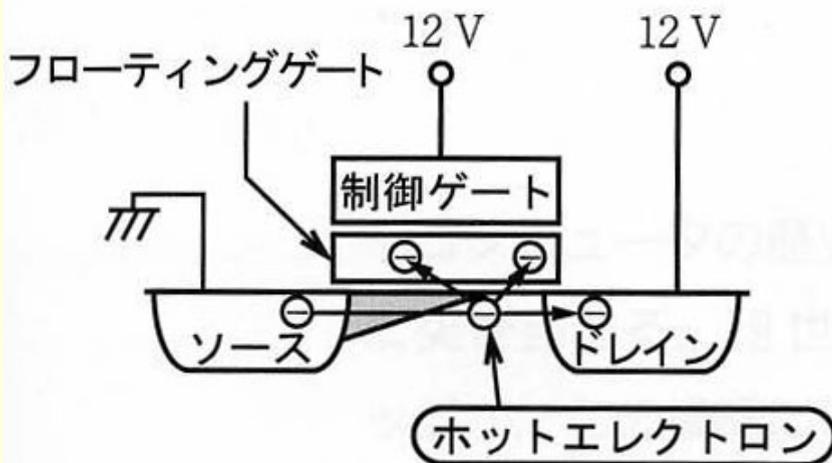
EPROM

- Electrically Programmable ROMの略
- 書込み: ホットエレクトロン注入により, フローティングゲートに電子を注入する. これによりトランジスタのしきい値が高くなる
- 読出しは注入方式のマスクROMと同じ
- 消去: 紫外線照射 パッケージには石英窓あり

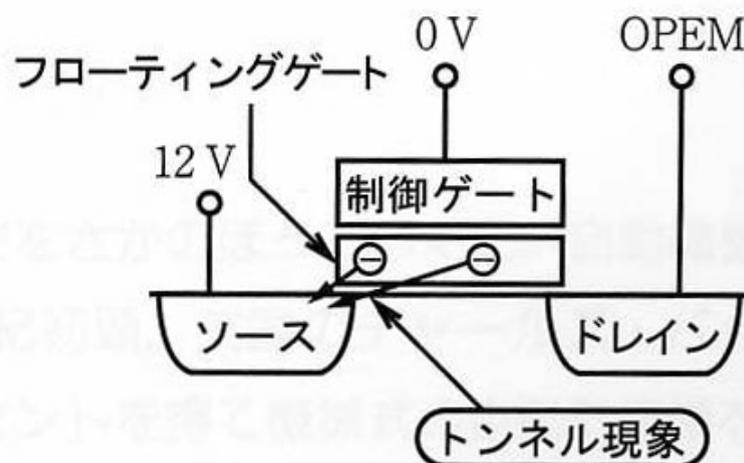


フラッシュメモリ

- 電氣的に書換え(書込み/消去)可能な不揮発性メモリ
- 消去はブロック単位
- 消去時にはソースに高電位, ゲートを接地, ドレインをオープンにして酸化膜のトンネル現象を利用して電子を引き抜く.
- 書込み・読出しはEPROMと同じ

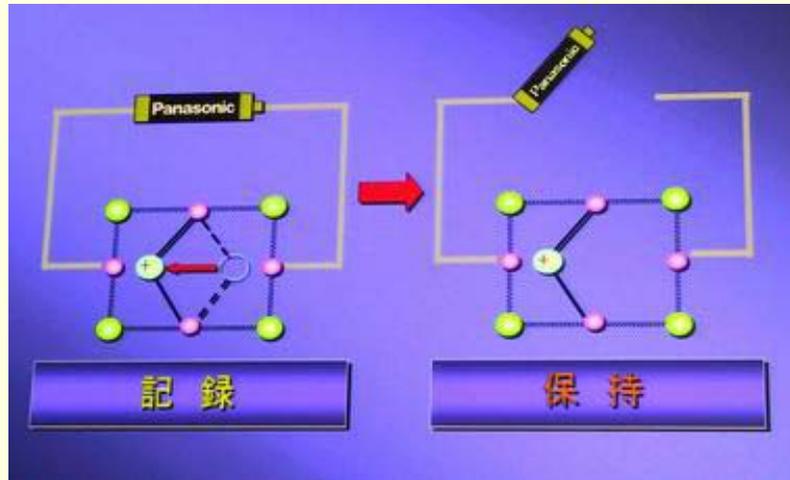


《フラッシュメモリの書込み》



《フラッシュメモリの消去》

Fe (Ferroelectric) RAM: 強誘電体メモリ



■ 強誘電体材料の種類

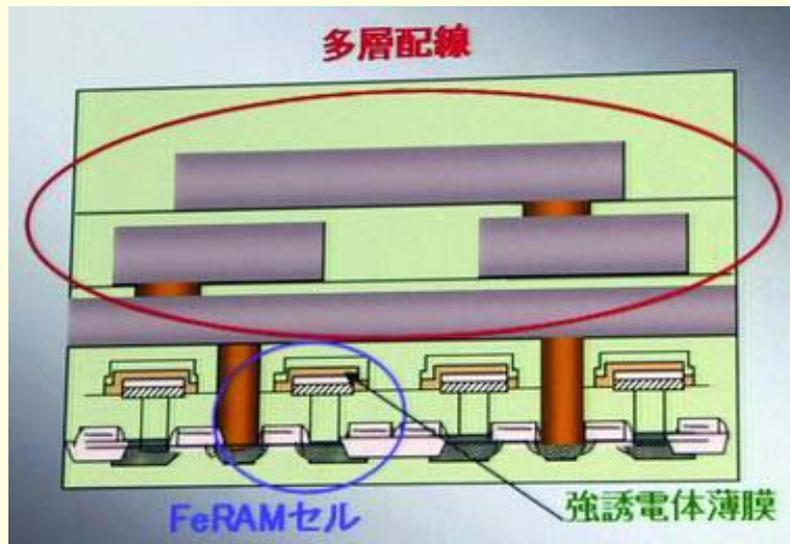
- 「PZT」:鉛(Pb)/ジルコン(Zr)/チタン(Ti)の酸化物
- 「SBT」:ストロンチウム(Sr)/ビスマス(Bi)/タンタル(Ta)の酸化物

■ 強誘電体が分極し,電源を切っても電荷が保持される.

■ 読み出しは破壊読み出し

■ セル構造はDRAMとよく似ている

■ 低消費電力の不揮発メモリのため,ICカードで実用化されているほか,先端SOC用の混載メモリの開発が進んでいる



http://www.zdnet.co.jp/mobile/0307/09/pana_feram.htmlより引用