

○卒業研究の進め方

藤野研究室では、LSI設計全般の基本およびネットワーク通信の基本をしっかりと習得することを、第1に考えて卒業研究を行っています。約2週間の春休み、約3週間の夏休みを除き、年間を通して週1回ゼミが開催され、テキストを使った輪講を行っています。輪講は「Introduction to VLSI Circuits and Systems」と「マスタリングTCP/IP 入門編（第3版）」を用いて、担当学生が解説を行い、教授がコメント・補足を行うという形で進めていきます。Power Pointを用いることでプレゼンテーション能力を向上させ、英文テキストを用いることで専門英語の能力を強化します。

また、当研究室では、本を用いた知識の向上だけでなく、コンピュータシミュレーション、FPGAボードやネットワーク機器を実際に用いた実習を行うことを重視しています。配属された学生は、下記のように【導入演習】【基礎演習】【卒業研究】の3段階で実践的な知識を修得していきます。

【導入演習】

・3回生の応用演習では各自PCを組み立て、WindowsとLinuxのデュアルブートOS環境を構築します。Windows/Linuxともに研究室のネットワークに接続し、Linux上で、Webサーバー、ftpサーバーを動作させます。同時にLinux上で初歩的なCプログラミングの演習も行います。詳細は <http://rh5pt200.bkc.ritsumei.ac.jp/b3/index.html> を参照してください。（イントラネットサーバーですので立命館学内からしか参照できませんので注意してください。）

・春休み前半の講習では、トランジスタからNAND回路などの基本的な論理ゲートが構成されるしくみを、ns-toolsという簡単な回路図作成、SPICEシミュレーションができるツールを使用して学び、トランジスタや論理ゲートの特性を理解します。同時にレイアウトを学び、いくつかの基本論理レイアウトからトランジスタのサイズを読み取り、回路図を作成する実習を行います。詳細は <http://rh5pt200.bkc.ritsumei.ac.jp/b3/spring2005.html> を参照してください。

【基礎演習】

・4回生の4月～6月の間に、週2回のペースで大学院生による、LSI設計/ネットワーク応用に関する演習を行います。今年は7名の大学院生により、以下のテーマで演習が開催されました。

- (1)LSI回路図および対応するレイアウトのデザインルール検証(ツール: Composer, Virtuoso, Dracula)
- (2)SPICEシミュレータによる基本論理ゲートとカウンタ回路の回路シミュレーション(ツール: Composer, HSPICE)
- (3)ハードウェア記述言語(verilogHDL)によるカウンタ回路の記述と論理シミュレーション(ツール: NCverilog)
- (4)verilogHDLで設計した論理回路の論理合成を用いた回路作成(ツール: DesignCompiler)
- (5)verilogHDLで設計した回路のFPGAへの実装と動作確認(ツール: Modelsim, QuartusII)
- (6)Cプログラミングの復習と、コンピュータ間通信を行うためのソケットプログラミングの基礎
- (7)PICマイコンをコントロールするC&アセンブリプログラミング(ツール: CSS社PIC C Compiler)
- (8)業界標準Ciscoルータで使用されているOS(Cisco IOS)の学習とルータを用いたネットワークの構築演習

上記の演習をマスターして卒業研究に入ります。MELPECデザインコースの授業をとっていなかった人であっても、演習期間中にverilogHDLの勉強などを自主的に行い、輪講の教科書の内容をしっかりと勉強すれば同等以上の力が身につきます。実際、昨年3回生は、MELPECのプロセスコースの授業を取っていた学生が多く集まりましたが、上記期間中にがんばることで、デザインコース修了者と同等の実践知識を修得できました。

【卒業研究】

・4月～6月の基礎演習期間に、大学院生に指導を受けることで、藤野研究室でおこなっている研究内容の中身がある程度わかるようになりますので、7月に面談を行って進める卒業研究の内容を選択します。その後9月までの期間は、選んだ内容を担当している大学院生とチームを作って、実習や専門知識の増強を行います。やる気のある学生は、研究を進めるにあたって必要な知識をつけるため、外部の講習会に参加したり、プログラミングなどを開始して、本格的に研究に着手する学生もいます。9月には夏休みの間に行ってきた内容をベースとして、各自卒業研究で具体的に取り組むテーマを定めて、発表を行います。それ以後は12月に卒論の目次の作成、2月に卒論提出というスケジュールで卒業研究を進めていきます。

○その他

電子情報デザイン学科の設立に伴って、LSI設計関連の研究室は、8研究室になりました。当研究室はメモリ・基本ロジック・アナログなどのVLSI基本回路やレイアウト知識を活用したプログラマブルロジック研究が専門ですが、主としてネットワーク分野への応用を目指して、Cプログラミング、verilogHDLなどの上位設計も研究対象としています。

当研究室では自作のLSIを使った電子システムを作ることを、最終ターゲットにしています。このため、行動方針としては、LSIの設計全般（機能設計、回路設計、物理設計）にとどまらず、ボード評価、アプリケーションソフトウェア作成にいたるまで、何でも自分でやってみることを推奨します。

したがって、「抽象的なアルゴリズムを深く追求することが好き」という人よりも、

- ・FPGA評価ボードやマイコンボードを使って、何か実験してみたい
 - ・LSIを実際に設計し、試作されたLSIをテストボードを使って評価してみたい
 - ・CiscoルータやPCを使った仮想ネットワーク環境を使って、暗号化通信の実験を行ってみたい
- というような「手を動かすことが好きな人」を歓迎します。

本資料で当研究室に興味を持った方は、是非<http://www.ritsumei.ac.jp/se/re/fujinolab/>をアクセスしてみてください。私の略歴や、研究室メンバー、より詳しい研究内容等を掲載しています。メールや訪問による質問も歓迎ですので fujino@se.ritsumei.ac.jp に連絡してください。